

半导体可靠性工程

高巍

gaoweidf@uestc.edu.cn

第一章:半导体可靠性工程综述

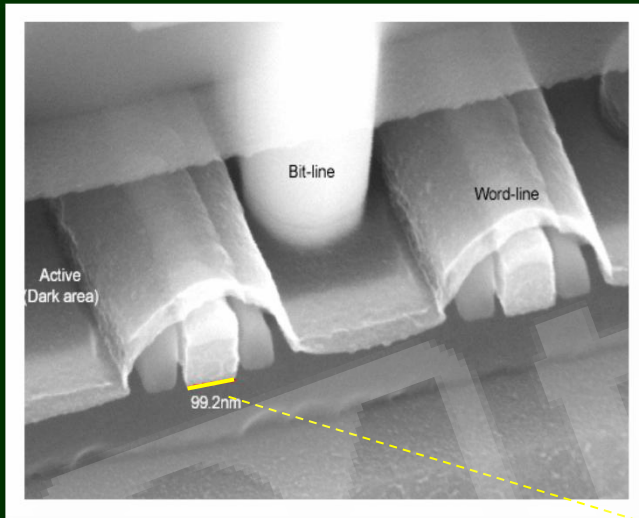
- 1.1 可靠性工程的重要性及发展历史
- 1.2 可靠性的定义
- 1.3 可靠性与失效的关系
- 1.4 可靠性的数学基础

1.1 可靠性工程的重要性及发展

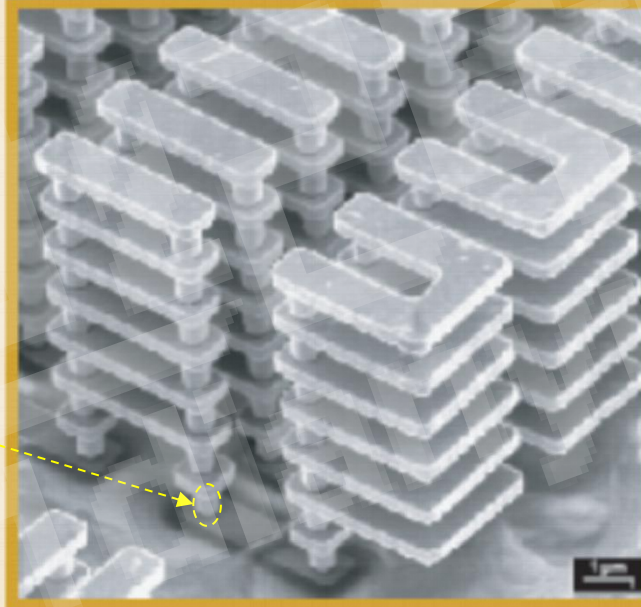
- 复杂外部环境对半导体可靠性的要求越来越高



■ 半导体制造的复杂化及产品的高度集成化



IC Building



8 Layer Metal Interconnect Structure of Cu Dual Damascene Process.

Photo by Hui Hui Kim, Institute of Microelectronics, 3rd place, Grayscale, EDFAS 2002 Photo Contest.

Near 30 years passed, device size reduced from 1.0-3.0 μm down to 10-30 nm, devices and ICs have become systems. Today, I like to proposed that any devices & ICs can be considered as a semiconductor building.

■ 串联系统的复杂化

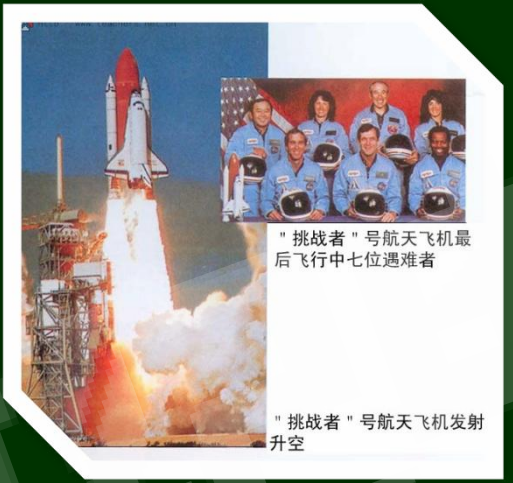
Reliability as a Function of *System Complexity*

# of components in Series	Component Reliability = 99.999%	Component Reliability = 99.99%
100	99.9	99.01
250	99.75	97.53
500	99.50	95.12
1000	99.01	90.48
10,000	90.48	36.79
100,000	36.79	0.01

随着电子系统的发展，复杂度和可靠性成为一对尖锐的矛盾



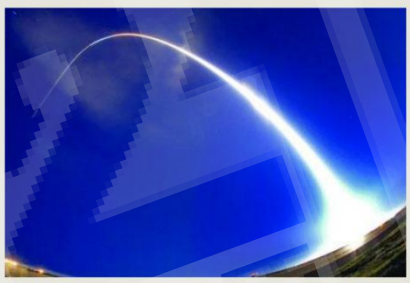
韩国韩亚航空公司的波音777客机失事现场



"挑战者"号航天飞机最后飞行中七位遇难者

"挑战者"号航天飞机发射升空

美国“辉煌”号升空3分钟坠毁 整流罩分离故障(图) 凤凰卫视



“辉煌”号卫星升空坠毁时的景象

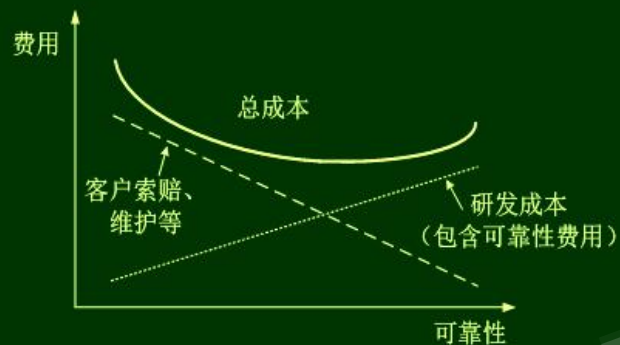


不重视可靠性将带来严重的后果！

■ 经济效益要求产品高可靠性

Table 1. Warranty Claims Paid by U.S. Manufacturers

Company	2006 Claims \$ Million	2005 Claims \$ Million
General Motors Corp.	\$4,463	\$4,696
Ford Motor Co.	\$4,106	\$3,986
Hewlett-Packard Co.	\$2,346	\$2,353
Dell Inc.	\$1,775	\$1,521
Motorola Inc.	\$891	\$716
IBM Corp.	\$762	\$831
Caterpillar Inc.	\$745	\$712
General Electric Co.	\$665	\$699
Deere & Co.	\$509	\$453
Whirlpool Corp.	\$459	\$294
Boeing Co.	\$206	\$146
Textron Inc.	\$167	\$149



产品召回，直接经济损失超过15亿美元

可靠性工程会带来更大的经济效益！

Summary

Reliability = Life

Reliability = Money

Reliability = Dignity, Honor, ——

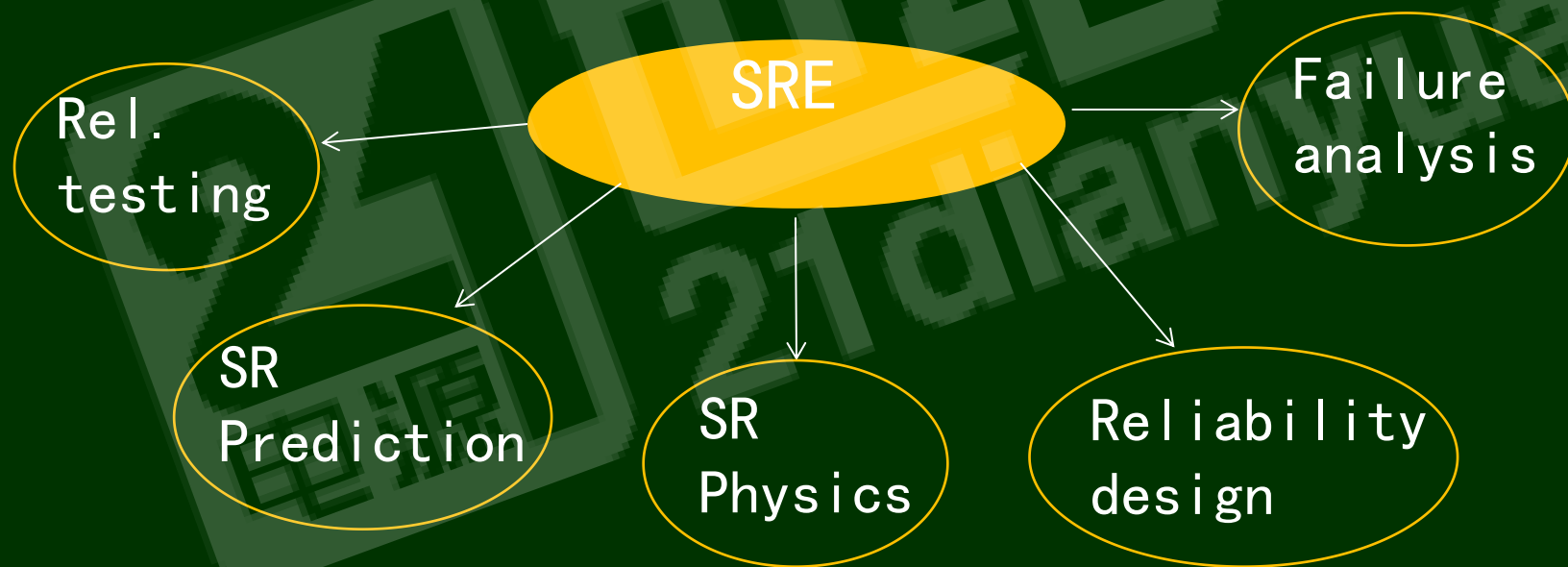
...

21dianyuan.com

半导体可靠性工程

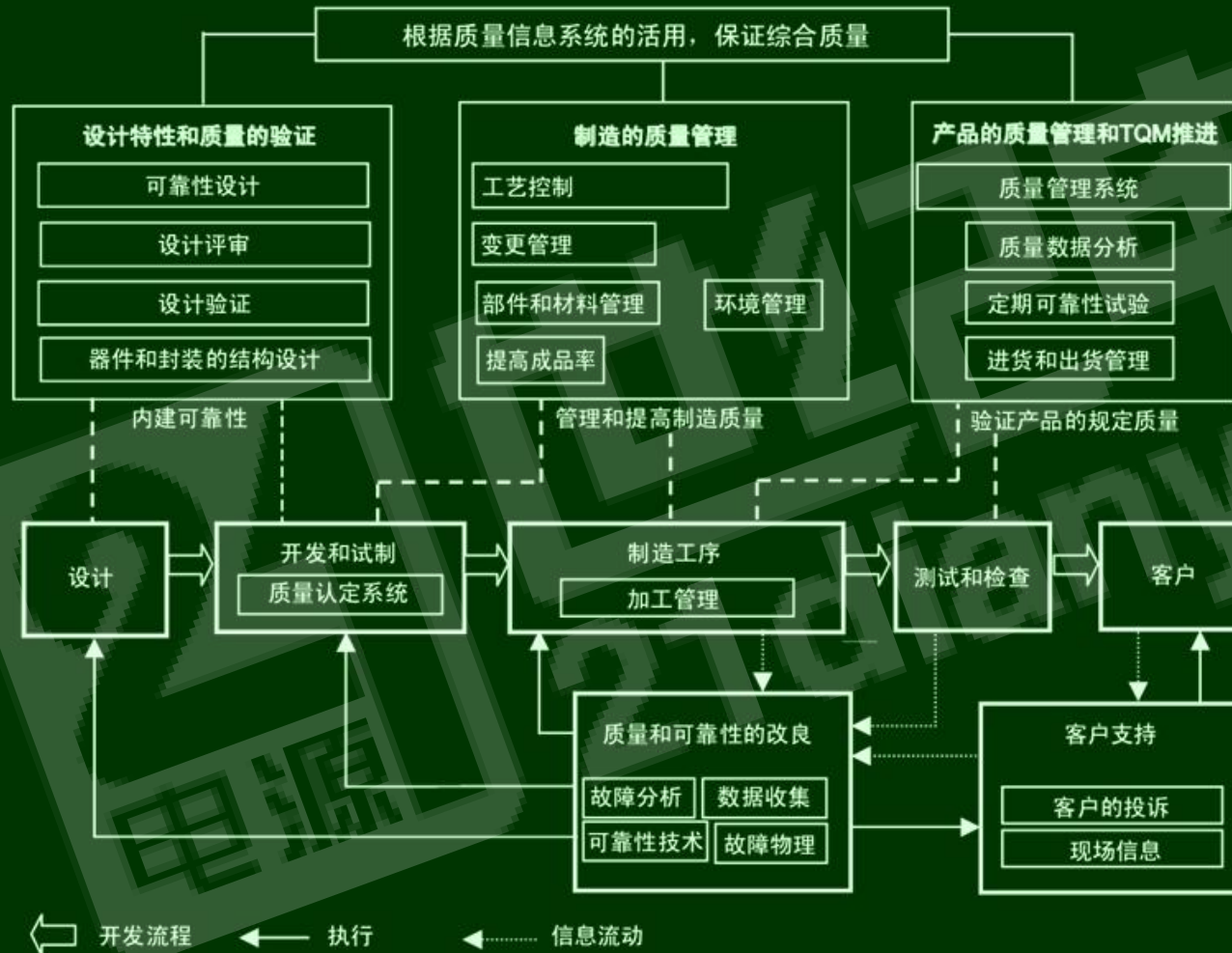
“Semiconductor Reliability Engineering” (SRE)

提高半导体在整个寿命周期内可靠性的一门工程技术，其内容涵盖：可靠性预测（semiconductor reliability prediction）、可靠性测试（reliability testing）、失效分析（failure analysis）、失效机理研究（failure mechanism）、可靠性设计（reliability design）等等。





例：某某国际知名半导体公司的质量保证体系。从设计阶段开始，以“Build-In Reliability”为基本原则，进行从产品设计到售后服务的一系列质量保证和管理。



1. 2 可靠性的定义



产品性能

- 制成后交付使用前 ($t=0$) 的情况
- 可通过具体的仪器设备检测

可靠性

- 使用过程中的情况，是时间的函数
- 无法直接“测”出



- GB/T3178-1994《可靠性、维修性术语》，军标GJB451-1990给予可靠性定义为：产品在规定的条件下和规定的时间内，完成规定功能的能力。

Reliability : the probability of a system or component to perform its required functions under stated conditions for a specified period of time.



Probability (or likelihood) is a measure or estimation of how likely it is that something is likely to happen or to have happened or that a statement is true. Probabilities are given a value between 0 (0% chance or *will not happen*) and 1 (100% chance or *will happen*).

为什么要用概率来定义可靠性？

1. 产品可靠性的高低不能用单个数量来评价
2. 可靠性是时间的函数

补充：

- MIL （美国军用标准）
- JEDEC （ Joint Electron Device Engineering Council， 半导体工业界的一个标准化组织）
- GB （国标）
- GJB （国军标，我国军用标准化组织参照MIL体系建立了GJB 体系，其中元器件标准有规范、标准、指导性技术文件三种）

表 1-1 国军标总规范及其等效采用的美国军用标准

序号	国军标编号	国军标名称	等效采用的美军标编号
1	GJB 33A-97	半导体分立器件总规范	MIL-S-19500H
2	GJB 597A-96	半导体集成电路总规范	MIL-M-38510G
3	GJB 2438-95	混合集成电路总规范	MIL-H-38534C
4	GJB 63B-2001	有可靠性指标的固体电解质钽电容器总规范	MIL-C-39003
5	GJB 65B-99	有可靠性指标的电磁继电器总规范	MIL-R-39016

表 1-2 国军标方法标准及其等效采用的美国军用标准

序号	国军标编号	国军标名称	等效采用的美军标编号
1	GJB 128A-97	半导体分立器件试验方法	MIL-STD-750H
2	GJB 360A-96	电子及电气元件试验方法	MIL-STD-202F
3	GJB 548A-96	微电子器件试验方法和程序	MIL-STD-883D
4	GJB 1217-91	电连接器试验方法	MIL-STD-1344A
5	GJB 3157-98	半导体分立器件失效分析方法和程序	无相应的美军标准
6	GJB 3233-98	半导体集成电路失效分析程序和方法	无相应的美军标准
7	GJB 4027-2000	军用电子元件破坏性物理分析方法	MIL-STD-1580A



可靠性的三要素：规定时间、规定条件、规定功能。

➤ **规定时间**是可靠性区别于产品其他质量属性的重要特征。

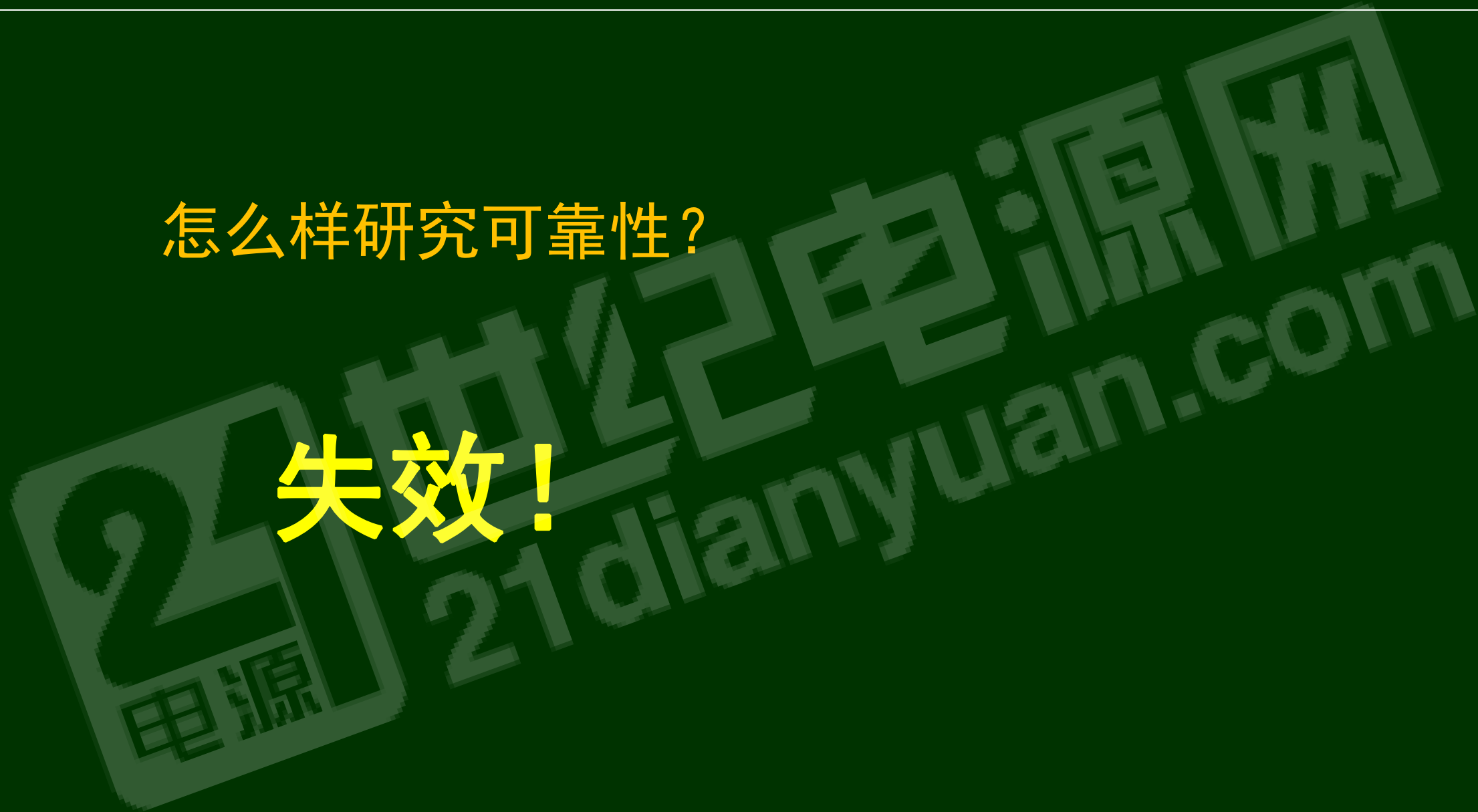
- 可靠性是时间的函数，通常规定时间越长，可靠性会越低。
- 规定时间的长短与产品的应用领域和使用目的密切相关。
- 时间概念不限于一般的年、月、日、分、秒，也可以是和时间成比例的次数（如高低温循环次数）等。

➤ **规定条件**指半导体的使用条件和环境条件，包括应用的电压、电流、功率，以及温度、湿度、腐蚀等等。同一产品在不同条件下工作将表现不同的可靠性水平，所处环境条件越恶劣，可靠性将越低。

➤ **半导体的可靠性必须在规定条件和规定功能内进行考量**，因超出了规定条件所造成的失效，不属于可靠性问题；不能完成规定功能以外的附加功能，也不属于可靠性问题。

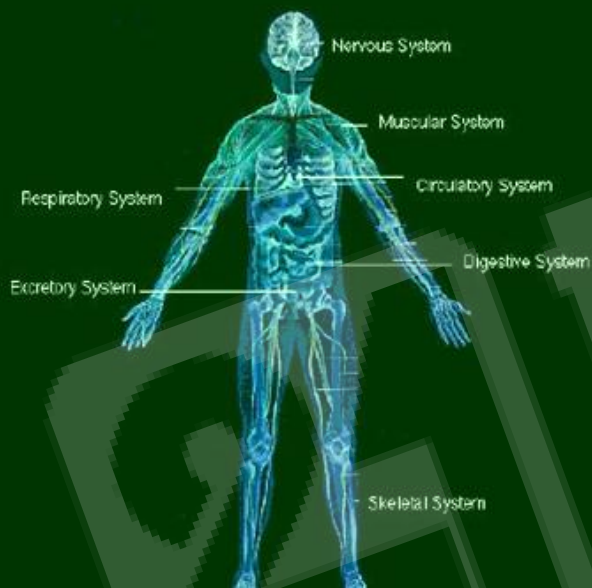
怎么样研究可靠性？

失效！



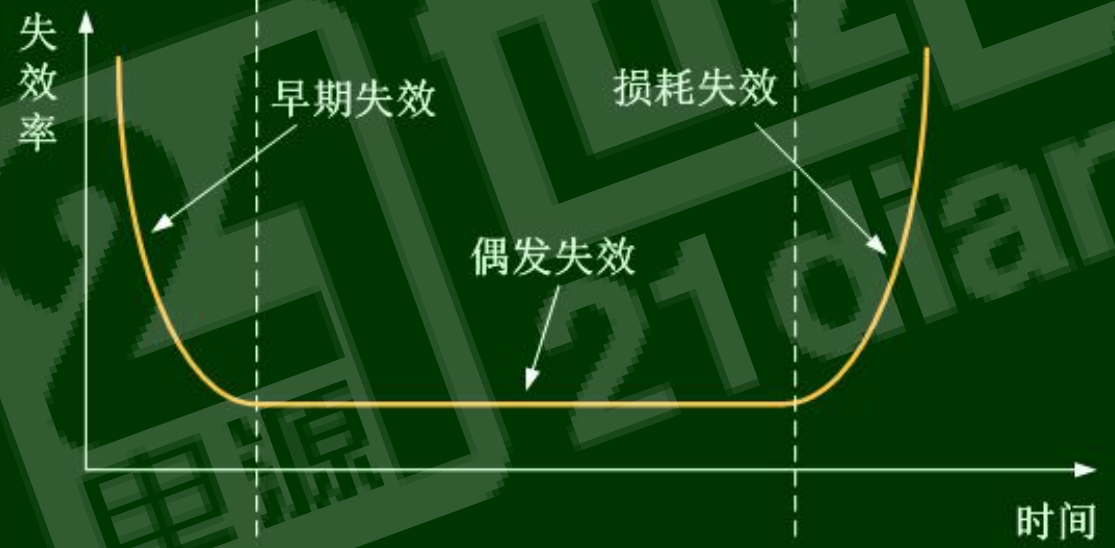
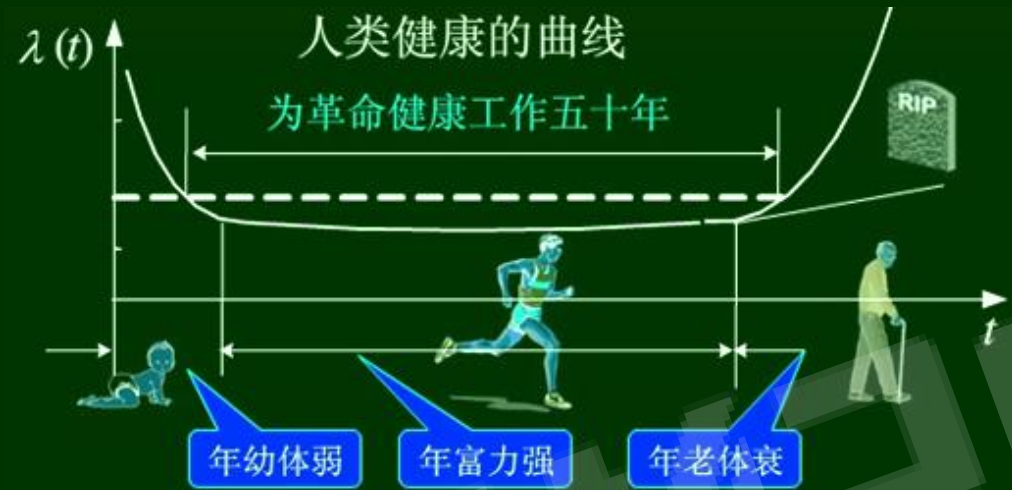
1.3 可靠性与失效的关系

失效：产品失去规定的功能



Human Body Study
Anatomy, Physiology, and Pathology,

- “可靠性”与“失效”，正如“健康”与“疾病”一样，是从不同的角度来说明产品的特性。
- 虽然我们关注可靠性，但用“失效”来衡量“可靠性”，“失效”正是缺乏“可靠性”的证据。
- 研究半导体可靠性需要从研究其失效机理入手，通过从根本上消除或削弱引发器件和集成电路失效的诱因来提高可靠性。
- 考量半导体的可靠性的需要通过人为施加外部应力（如温度、湿度、压力等）来激发器件和集成电路的潜在缺陷，以暴露问题，评估其使用寿命。



“浴盆” (bathtub) 曲线

早期失效 (Infant Failure)

- 器件或集成电路从使用开始较早发生的失效
- 特点是失效较快，但随着工作时间增长失效速度减慢
- 早期失效主要是由材料或制造上的潜在缺陷而产生，在使用中被环境应力、工作应力所激发。因此在生产过程中就要提前将瑕疵暴露，防止其流入客户手中。

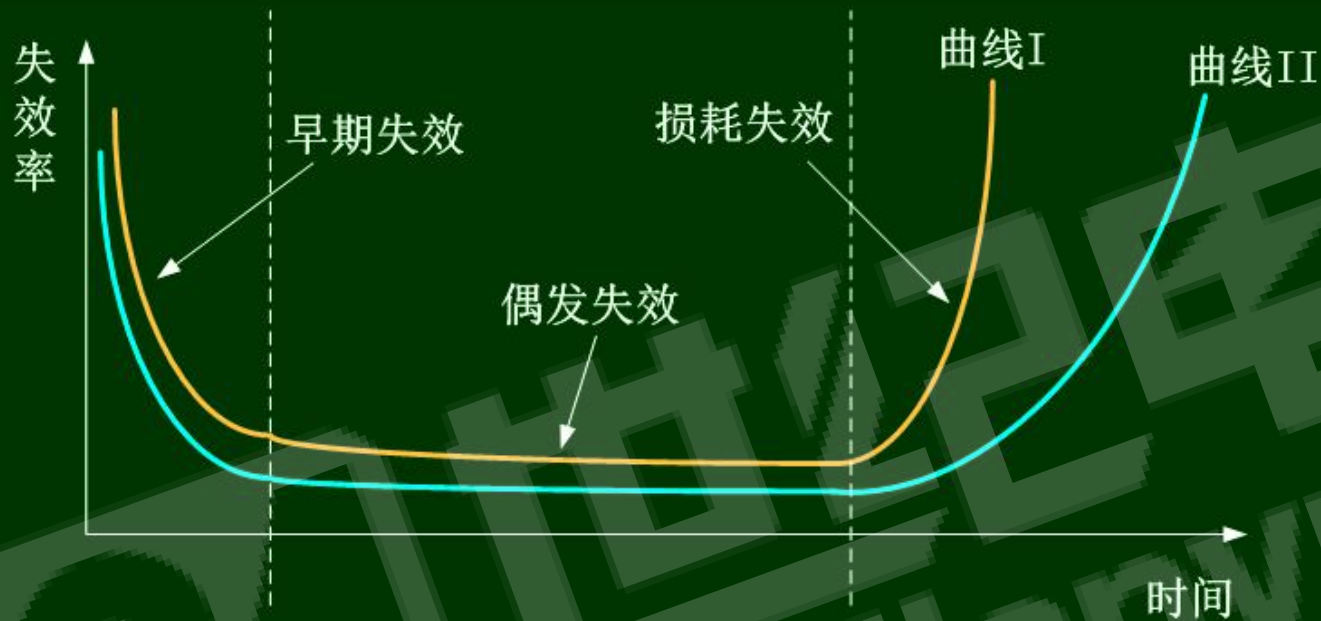
老炼和筛选非常重要！

偶发失效 (Random Failure)

- 半导体经过长期使用而产生的偶发故障
- 产品最良好的工作阶段，失效率低且稳定，原因是具有潜在缺陷的产品已经在早期失效阶段被剔除。
- 偶发失效是随机性的，失效原因主要是偶发的过应力（如：电涌等）、软错误和带初期故障的残余器件等，也可以认为是在某一时刻产品所累积的应力超过了缺陷的强度。

损耗失效 (Wear-out Failure)

- 半导体由于长期损耗或疲劳引起的性能下降
- 失效特点与早期失效正好相反，失效率随工作时间增加而迅速上升
- 失效原因是产品经过长期的工作、磨损、老化，已慢慢接近寿命的终点。由于热电子效应、电徙动、TDDB等效应，引起半导体的化学与物理变化。



提高半导体的可靠性，重点是抑制早期失效并且充分确保损耗寿命（耐久性），“浴盆”曲线I向曲线II移动。

确认

可靠性评价

- 设计审查制度
- 可靠性试验验证

设计、制造

设计品质

- 设计标准

制造品质

- 制造工艺
- 产品筛选

提高产品 可靠性

信息反馈

评价、分析

长期可靠性

- 故障率
- MTBF、MTTF

失效分析

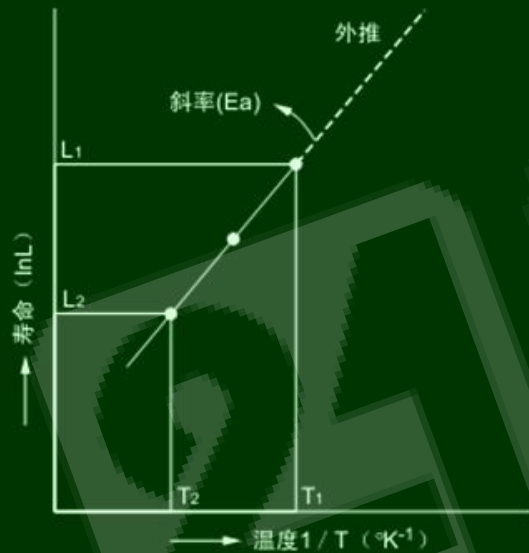
- 失效模式
- 分析方法

1. 失效发生的时间（寿命）可否预测？
2. 如何尽早的让可能失效的产品暴露出来？

加速寿命试验！

加速寿命试验

加速寿命试验是在比实际使用条件（基准条件）更严格的**高温、高压**等高应力条件下进行的**老炼**试验，通过物理和化学手段激发失效，从而在短时间内推算出实际使用状态下的**寿命特征**。



正常使用期间偶发失效型的加速模型：

$$\alpha = \exp \left[\frac{-Ea}{K} \left(\frac{1}{T_{j2}} - \frac{1}{T_{j1}} \right) \right]$$

α ：加速系数

Ea (eV)：失效激活能（需考虑产品故障模式使用合适的值）

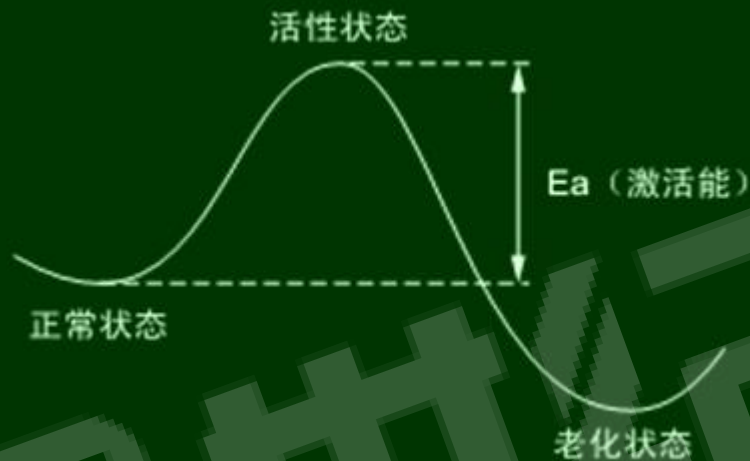
K (eV/K)：波兹曼常数 ($8.617 \times 10^{-5} \text{eV/K}$)

T_{j1} (K)：实际使用时的结温

T_{j2} (K)：加速寿命试验时的结温

加速寿命试验的关键就在于建立寿命特征与应力水平之间的关系，这种关系称为加速模型，也称加速方程。目前为业界所采用的加速模型很多，其中Arrhenius加速模型由于其简单有效，最为常用。

半导体的失效激活能



半导体内部的失效几乎都与原子、离子或载流子（电子、空穴）的扩散、碰撞、复合、俘获等过程相关，这些过程使材料和器件逐渐老化，一旦超过某种界限就发生失效。

半导体的失效激活能就是指半导体由正常状态向失效状态变化的过程中存在的能量势垒。它是表征半导体材料和器件抗拒某种失效的能力的重要参数，不同的失效模式和失效机理对应不同的失效激活能。激活能越小，失效的物理过程越容易进行。



1.4 可靠性的表征

早期失效阶段的可靠性表征

- 早期失效指客户开始使用后，1年内发生的平均故障率，通常不考虑时间参数。
- 一般用% 或者ppm 作为单位表示全部样品数中的不良品比例。

ppm (parts per million) : 百万分之一，不良率1ppm 是指在100 万个产品中有1 个次品。与不良率相对应的是产品良率 (yield) ，指良品占产品总数的比例。

For example : 10000 TV sets, 5 set return, the failure rate is 500ppm



早期失效阶段之后的可靠性表征

早期失效之后，可靠性的表征需要考虑时间参数。

常用的几种数学描述方法：

- 可靠度函数
- 非可靠度函数
- 概率密度函数
- 失效率函数
- 寿命（平均无故障工作时间、可靠寿命等）

尤其常用失效率函数和平均无故障工作时间

■ 失效率函数 $\lambda(t)$

产品在时刻 t 尚未失效的器件在单位时间内失效的概率，它用来描述在各个时刻仍在正常工作的器件失效的可能性，记作 $\lambda(t)$ 。

在时刻 t 完好的产品，在 $[t, t + \Delta t]$ 时间内失效的概率为

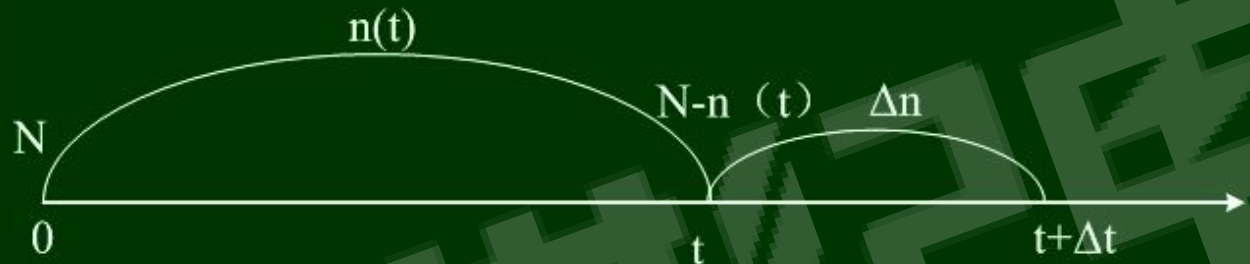
$$P\{t < \xi \leq t + \Delta t | \xi > t\}$$

在单位时间内失效的概率为

$$\lambda(t, \Delta t) = \frac{P\{t < \xi \leq t + \Delta t | \xi > t\}}{\Delta t}$$

换一种表述：

从开始使用到经过 t 时间为止，对于正常工作的全部样品，在下一个单位时间内发生故障的比例



在 $t=0$ 时有 N 个产品工作，到 t 时刻有 $n(t)$ 个产品失效，还有 $N - n(t)$ 个产品继续工作。为了考察 t 时刻后的失效情况，再观察 Δt 时刻。如果在 Δt 内又有 Δn 个产品失效，则在时间 $(t, \Delta t)$ 内的失效比例为：

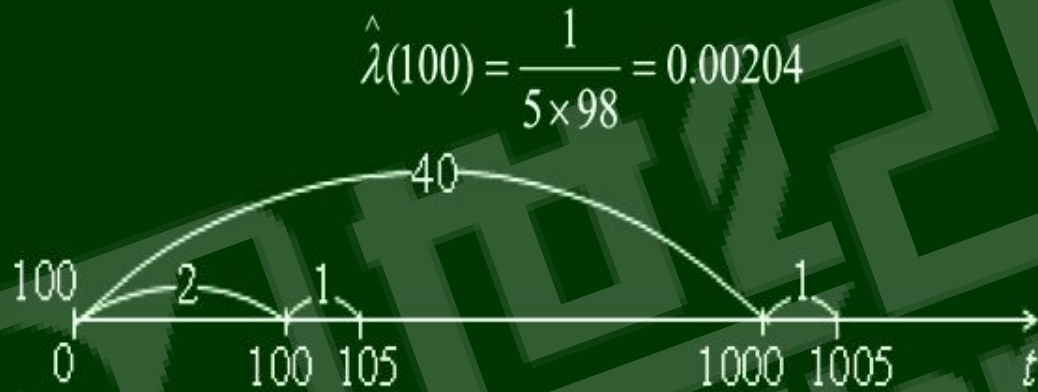
$$\frac{\Delta n}{N - n(t)} = \frac{\text{在}(t, \Delta t)\text{内失效的产品数}}{\text{在时刻}t\text{仍正常工作的产品数}}$$

因此产品工作到时刻 t 之后，每单位时间内发生的失效比例为：

$$\frac{\Delta n}{\Delta t(N - n(t))}$$

例题：

设在 $t=0$ 时有 $N=100$ 件产品开始工作。在 $t=100$ h前有2个失效，而在 $100\sim 105$ h内失效一个，在 $1000\sim 1005$ h内又失效一个，求 $\lambda(100)$ 和 $\lambda(1000)$



$$\hat{\lambda}(100) = \frac{1}{5 \times 98} = 0.00204$$

假如在 $t=1000$ h前共有40个失效，而在 $1000\sim 1005$ h内失效1个，此时

$$\hat{\lambda}(1000) = \frac{1}{5 \times 60} = 0.00333$$

失效率函数也称为**瞬时失效率**。虽然瞬时失效率在理论上非常严密，但是实际上计算短时间的失效率非常困难，所以会选择1000小时、1个月、1年等作为单位时间，使用该期间的**平均失效率**的概念。

如果在规定时间 t 内， N 个产品中有 n 个发生失效，则平均失效率的表达式为：

$$\lambda = \frac{n}{N \cdot t}$$

平均失效率通常采用%/1000h 或ppm/1000h 或

FIT (Failure In Time: 平均总工作时间内的失效数)

$$1\text{FIT} = 1 \times 10^{-9} = 1\text{ppm}/1000\text{h}$$

100万个器件工作
1000h后出现1个失效

例：在500小时内，10000个样品出现5个失效，则该批样品的平均失效率为 $1 \times 10^{-6}\text{h}^{-1}$ ，即1000fit。

平均失效率的推算：

从可靠性试验结果推算失效率时，实际通常通过60%可靠水平（60%C.L）推算出适当的失效率值。

■ 计算元件的工作时数：

假设 N_i 个样品在进行 T_i 小时的可靠性试验时发生 r_i 个失效，则 $N_i * T_i$ 为此群的元件工作时数。

如试验为加速试验， T_i 为乘以加速系数 α 后的值。

■ 求60% C.L失效率：

用表1所示的C替换实际故障数 r_i ，由式(1)所示求60% C.L失效率：

$$60\% \text{ C.L失效率} = \frac{C}{\text{总元件工作时数}} \quad (1)$$

单位可以是%/1000h、ppm/1000h或FIT，将式(1)用FIT表达后可以变换成式(2)

$$\text{FIT} = \frac{C}{\alpha \times N \times \text{Hrs}} \times 10^9 \quad (2)$$

N：试验样品数；
Hrs：试验时间
C：根据下表1求出的值

表1. 通过r-C转换求60% C.L失效率

r	0	1	2	3	4	5	6	7	8	9	10
C	0.92	2.02	3.11	4.18	5.24	6.29	7.34	8.39	9.43	10.5	11.5

表 2-1 失效率等级

失效率等级名称	失效率等级代号		最大失效率 (1/h 或 1/10 次)
	GB/T 1772-79	GJB 2649-96	
亚五级	Y	L	3×10^{-3}
五级	W	M	10^{-5}
六级	L	P	10^{-6}
七级	Q	R	10^{-7}
八级	B	S	10^{-8}
九级	J	-	10^{-9}
十级	S	-	10^{-10}



温度加速试验的偶发失效率预测例

某IC产品进行高温加速寿命试验：

【试验条件】 Ta=125°C, Vcc=5.5V, t=1000h

【试验结果】 0/45pcs

【实际使用条件】 Ta=40°C, Vcc=5.0V

根据以前的试验结果，假设 Ea = 0.80eV：

$$\alpha = \frac{e^{Ea/kT_{j1}}}{e^{Ea/kT_{j2}}}$$

$$= e^{\{0.80/8.6157 \times 10^{-5}(273+40)\}} / e^{\{0.80/8.6157 \times 10^{-5}(273+125)\}}$$

$$= \mathbf{561.8}$$

即：相对于实际使用条件，温度加速试验约有560倍的加速性

因此，实际使用条件下的使用时间：

$$L(T_{j1}) = 560 \times 1000 = \mathbf{560000 \text{ h (约64年)}}$$

正常使用期间偶发失效型的加速模型：

$$\alpha = \exp \left[\frac{-Ea}{K} \left(\frac{1}{T_{j2}} - \frac{1}{T_{j1}} \right) \right]$$

假设该产品可靠性试验共做过4个批次，每个批次45颗，按照 60%可靠度水平计算，则温度加速试验条件下的故障率为：

$$\text{故障率} = \frac{0.92}{4 \times 45 \times 1000} = 5.1 \times 10^{-6} \text{ (1/h)}$$

因此，用该故障率除以加速系数α 得到实际使用条件下的故障率：
故障率 = 5.1 × 10⁻⁶ / 560

$$= 9.1 \times 10^{-9} \text{ (1/h)} \approx \mathbf{9 \text{ (FIT)}}$$

9FIT即为该产品的期待值

α：加速系数

Ea (eV)：失效激活能

K (eV/K)：波兹曼常数 (8.617 × 10⁻⁵eV/K)

T_{j1} (K)：实际使用时的结温

T_{j2} (K)：加速寿命试验时的结温

第二章：功率半导体器件的失效机理 及失效分析方法

2.1 功率半导体器件技术现状

2.2 功率MOS器件的工作原理及主要失效模式

2.1 功率半导体器件技术现状

2.1.1 功率半导体器件的分类

2.1.2 功率半导体器件的应用

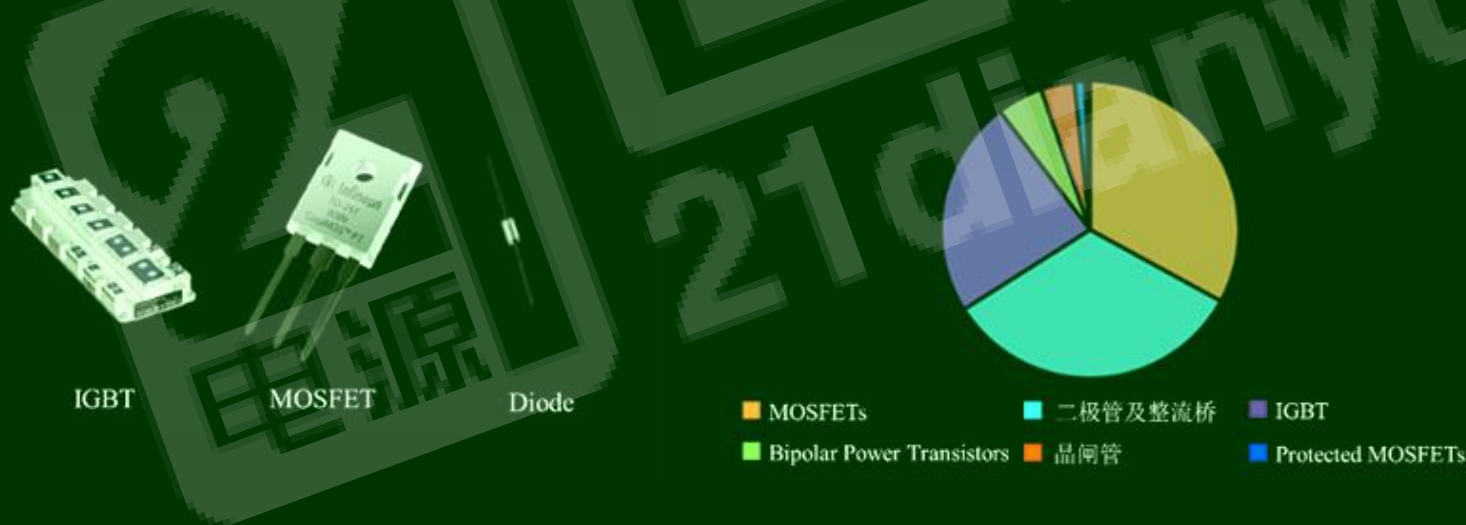
2.1.3 三种主要功率器件的技术发展

2.1.1 功率半导体器件分类

功率半导体器件 (Power Semiconductor Device) 又称电力电子器件 (Power Electronic Device), 是功率处理的基础与核心器件, 是弱电控制与强电运行间的桥梁。以市场产值及使用量为划分依据, 分为:

- 功率二极管
- IGBT (Insulated Gate Bipolar Transistor)
- 功率MOSFET (Metal Oxide Semiconductor Field Effect Transistor)

是功率半导体领域的三大主力器件, 占据功率半导体八成左右的市场份额。

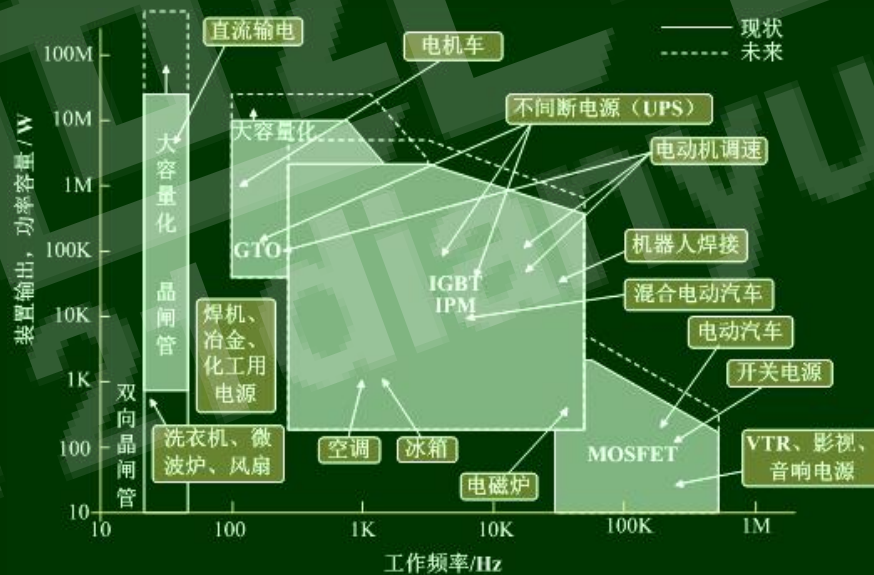


2.1.1 功率半导体器件应用

由于功率半导体器件性能不断增强，其应用范围已从传统的工业控制、汽车电子、计算机和通信消费类电子设备等，扩展到新能源、轨道交通、智能电网和航空航天等新兴领域。

按照功率半导体器件输出功率大小的不同，其应用领域可划分为

- ✓ 小功率范围 (W-KW级)
- ✓ 中功率范围 (KW-MW级)
- ✓ 大功率范围 (MW-GW级)



功率二极管技术

功率二极管，也称功率整流二极管，具有结构、原理简单，工作可靠性高的优点，主要应用中高频整流、逆变及低压高频整流等场合。目前商业化的功率二极管以肖特基势垒功率二极管SBD（Schottky Barrier Diode）和PiN功率二极管为主。

按照功率半导体器件输出功率大小的不同，其应用领域可划分为其应用要求通态压降 V_F 低，反向漏电 I_R 小，反向恢复时间 t_{rr} 短，构成衡量该类器件性能优劣的关键参数。

■ 肖特基势垒二极管SBD

优点：多数载流子（多子）器件，具有很低的通态压降，极短的反向恢复时间（10-40 ns）和极高的开关频率，因此开关损耗、通态损耗小，效率高；

缺点：电压200V以下电压范围内，存在反向耐压低，漏电大的缺点，且反向漏电流对温度敏感，具有负温度系数，高温特性差，工作结温通常不能超过150 °C。

■ PiN二极管

优点：兼具高耐压和大电流特性，具有能阻断300V - 5000 V电压的能力，弥补了肖特基二极管高压大电流应用的不足；

缺点：存在过剩载流子复合过程，导致反向恢复时间增加，限制其高频应用；

■ 快恢复二极管FRD (Fast Recovery Diode)

优点：在工艺上采用寿命控制技术，可实现反向恢复时间低于5 μ s；

缺点：快恢复特性削弱了电导调制效应，导致器件通态压降增高，一般较肖特基二极管更高；

■ 碳化硅 (SiC) 肖特基势垒二极管

JBS (Junction Barrier Schottky) 是目前商业化SiC-SBD功率二极管的主力结构。SiC-JBS结电容小，关断过程快、开关损耗小，是高压、快速、低功耗、耐高温的理想器件，主要电压应用范围覆盖600V - 3300V。



功率MOSFET技术

功率MOSFET即金属氧化物半导体场效应晶体管，是高频、中小功率领域内主流的功率半导体开关器件，也是DC-DC转换的核心器件，在功率半导体器件中占据最高的市场份额。

其技术发展沿着元胞结构优化、耐压层创新和宽禁带半导体三个方向。

✓ 元胞结构优化

目标：降低器件 $R_{on, sp}$ 的，获得更低的优值（ $R_{on, sp} \times Q_g$ ）；

✓ 耐压层创新

为打破 $R_{on, sp} = 5.93 \times 10^{-9} V_B^{2.5}$ 的硅极限，陈星弼院士提出全新的结型耐压层结构，国际上又称为Super Junction结构、Multi-RESURF结构或3D RESURF结构等；

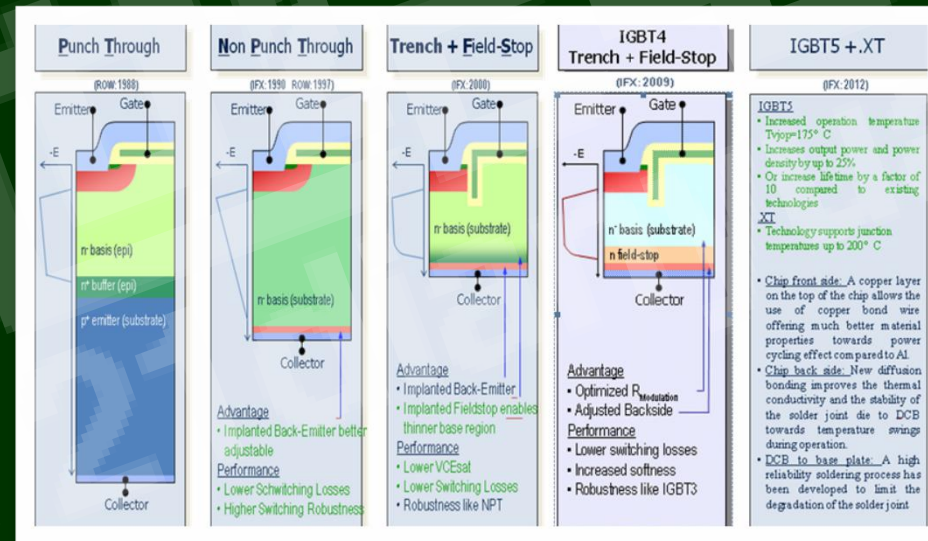
✓ 宽禁带半导体

虽然SiC功率MOSFET器件研发需解决低沟道迁移率和栅氧层的长期可靠性等新问题，但总体发展趋势与硅器件类似，正在积极开发基于槽栅及超结的新器件结构。

IGBT技术

IGBT器件兼具双极型器件导通电流大、导通损耗小和MOS器件输入阻抗高、控制功率小、易于驱动、开关快、频率特性好的双重优点，已成为中高功率电力电子领域的主流功率开关器件。 IGBT器件主要结构有：**FS (Field Stop)**型结构、**发射极载流子增强型结构**、**逆导RC (Reverse Conducting)**、**逆阻RB (Reverse Blocking)**结构等。

IGBT的主要生产厂家集中在**Infineon**、ABB、ON Semiconductor (旧Fairchild)、IXYS、Renesas、三菱电机及富士电机等国际半导体企业。其中德国Infineon是全球IGBT龙头企业，国内IGBT技术以**中车集团的株洲时代电气**最为领先。



英飞凌公司的IGBT技术路线图

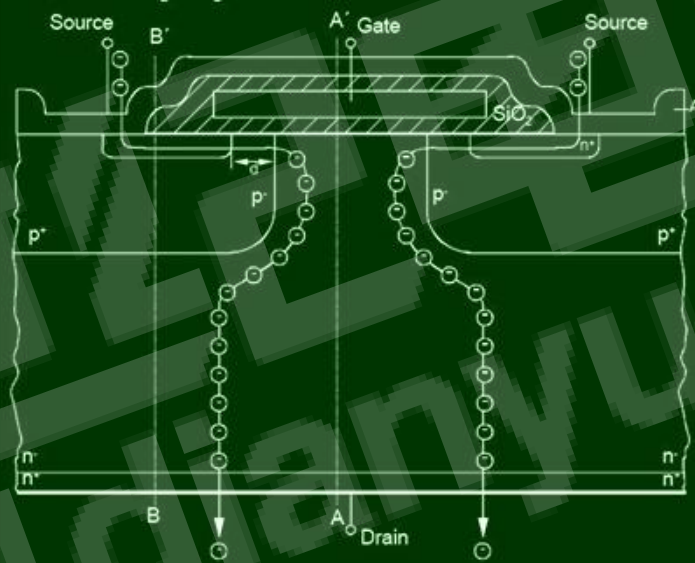
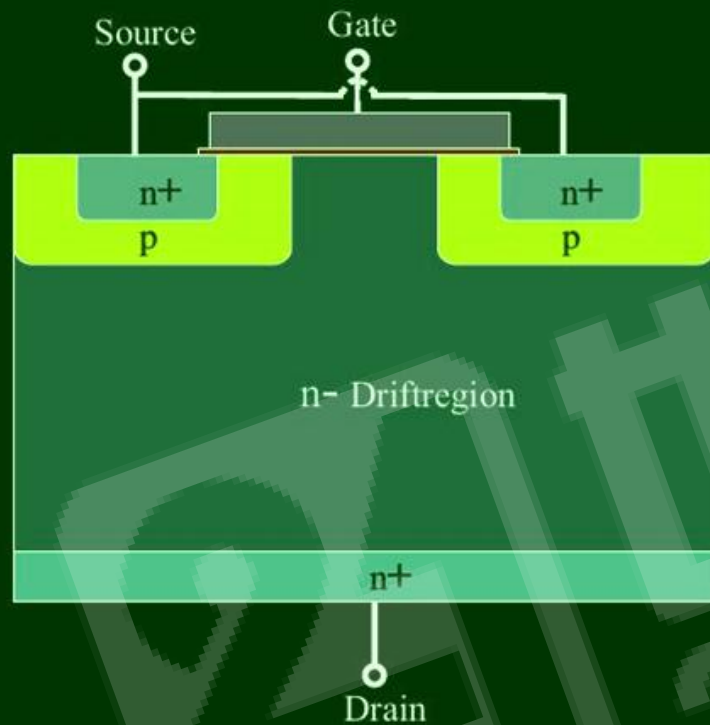
2.2 功率MOS器件的工作原理及主要失效模式

2.2.1 功率VDMOS器件的结构及工作原理

2.2.2 功率MOS器件的应用需求及技术发展

2.2.3 功率MOS器件的主要失效模式及机理

2.2.1 VDMOS的结构及工作原理



VDMOS: Vertical Double-diffused MOSFET
垂直双扩散金属氧化物半导体场效应管

VDMOS版图案例



- VDMOS芯片表面由三个区域构成：
 1. Source: 源区
 2. Gate: 栅区
 3. Terminal: 终端区

- 典型的场限环终端结构：



2.2.2 功率MOS器件的应用需求及技术发展

Drain-Source间
击穿电压
BVDSS

反向耐压

Deadlock: to improve one characteristic, there is a trade off, another characteristic deteriorates

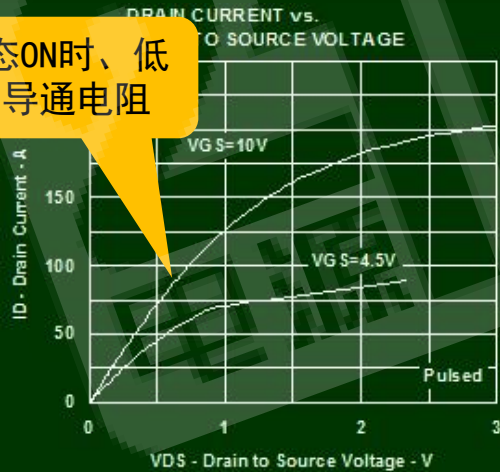
RDS(on) **导通电阻**

破坏耐量

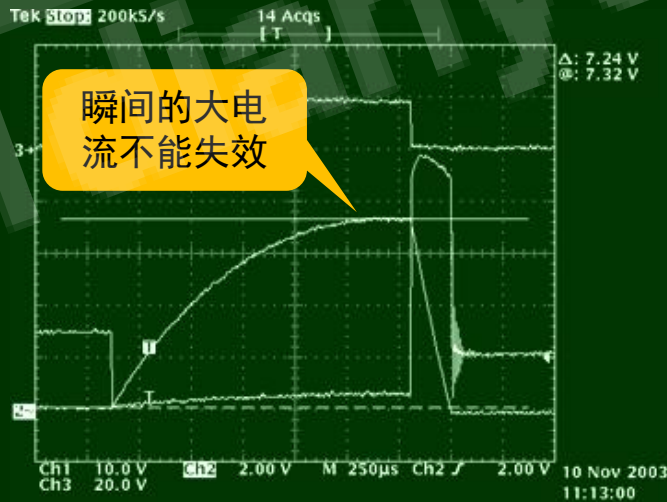
- 感性负荷开关 (IAS, EAS)
- 静电 (ESD)
- 自发热等 (Eon, Eoff)



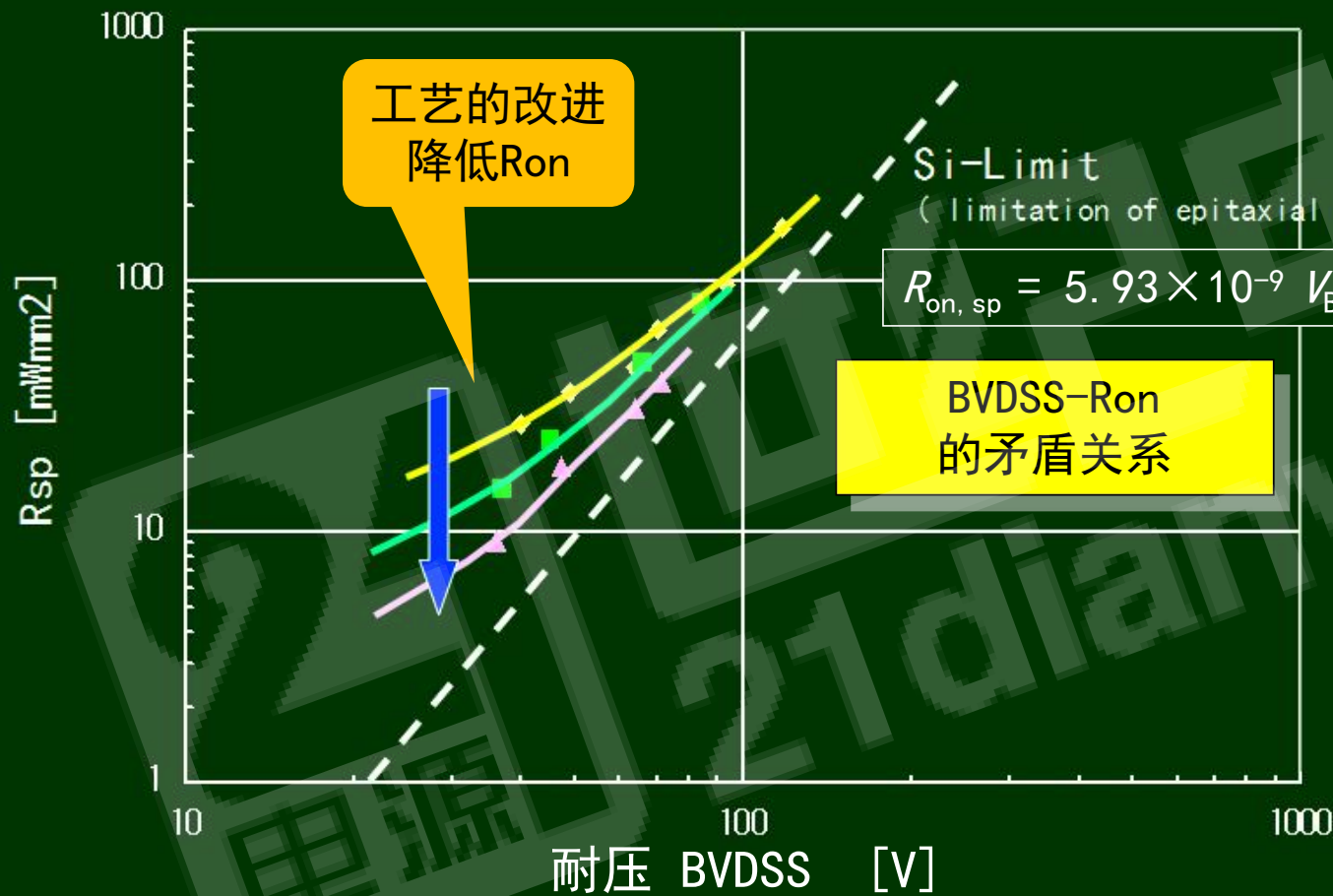
开态ON时、低的导通电阻



瞬间的大电流不能失效

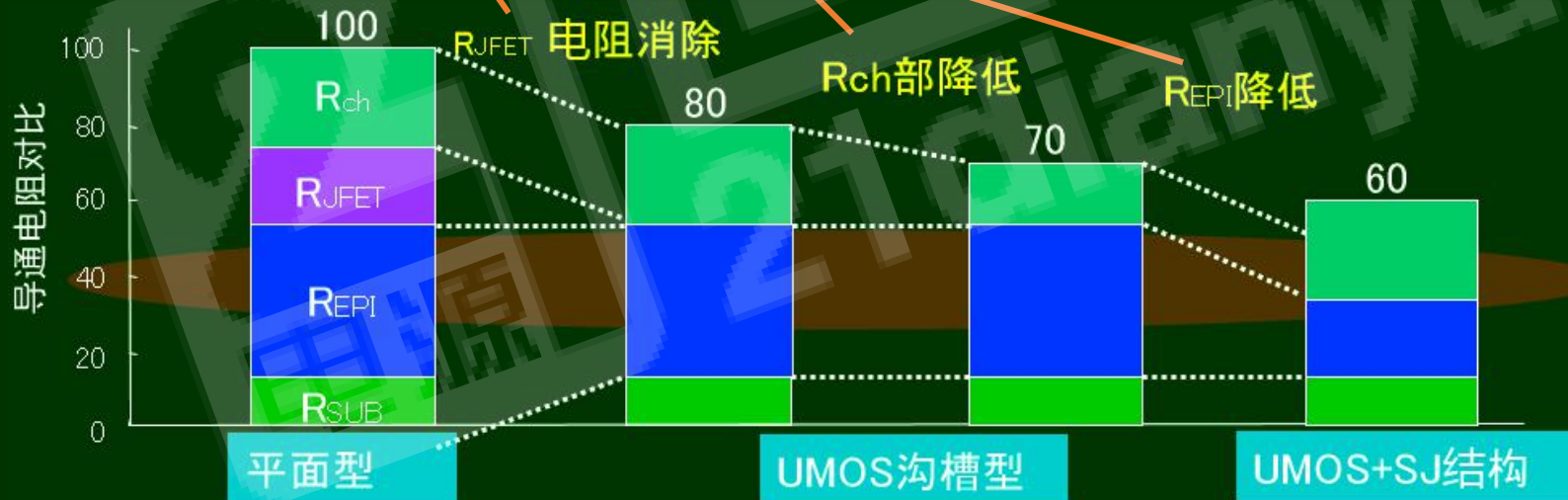
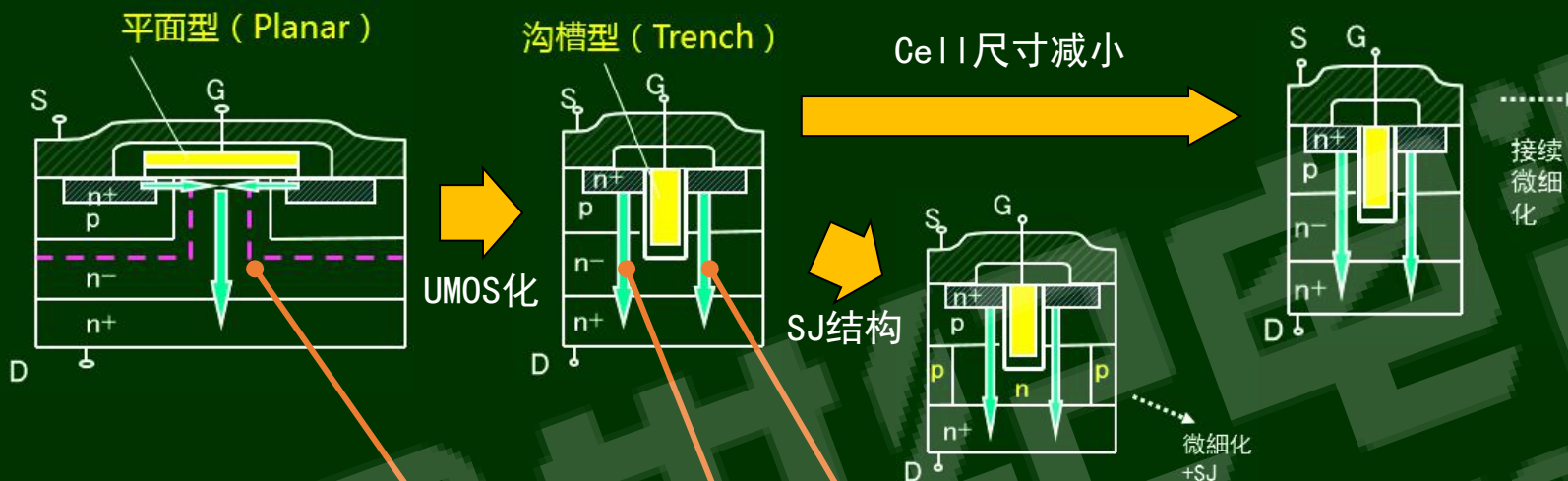


反向耐压 vs. $R_{DS(on)}$ 的矛盾关系

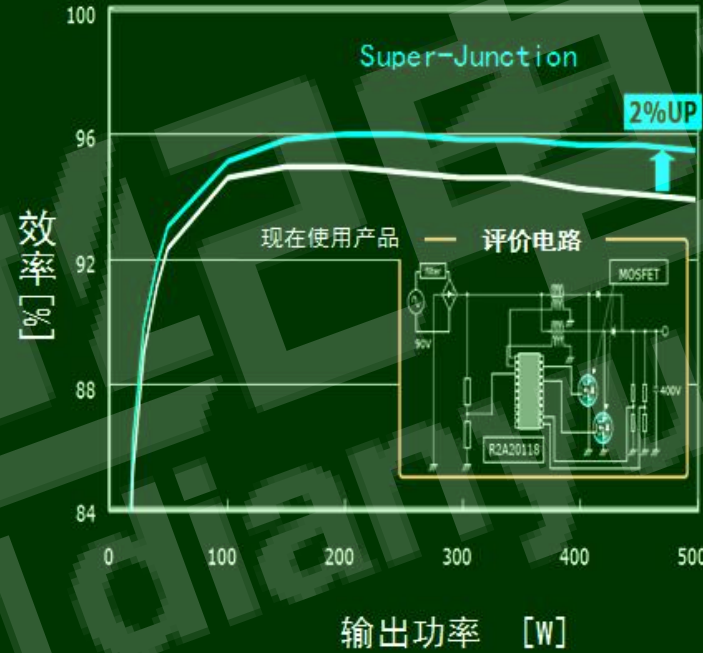
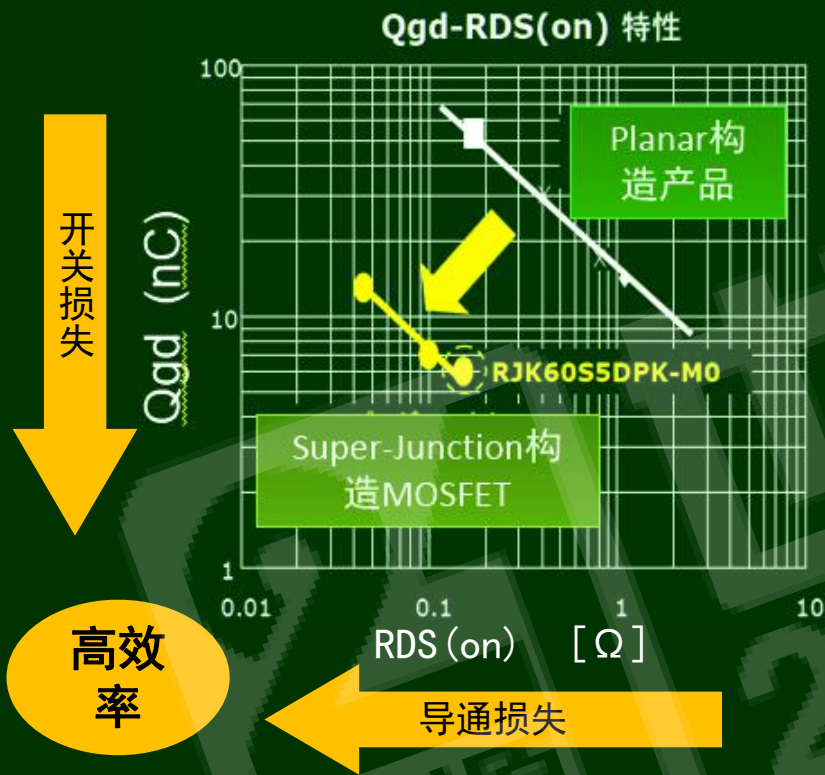




MOS器件结构及工艺改进实现低电阻化



器件结构及工艺改善实现效率提升





2.2.3 功率MOS器件的主要失效模式及机理

器件及封装的主要失效模式

故障的相关因素		故障机理	故障模式
扩散、接合	衬底 扩散接合 隔离	晶体缺陷、杂质析出、 光刻掩膜不匹配、 表面污染	耐压老化、 短路、 泄漏电流增大
氧化膜	栅氧化膜 场氧化膜	可动离子、针孔、 界面能级、 TDDB、热载流子	耐压老化、短路、 泄漏、 h_{FE} 漂移、 V_{th} 漂移
金属化	芯片内部接线 接触孔 通孔	划伤、气孔、机械损伤、 非欧姆性接触、 分段、粘合强度不够、 厚度不适、腐蚀、 电迁移、应力迁移	开路、 短路、 电阻增大
钝化	表面保护膜 层间绝缘膜	针孔、裂纹、 厚度不均、污染、表面反转	耐压老化、短路、 泄漏电流增大、 h_{FE} 漂移、 V_{th} 漂移、 噪声老化
芯片粘合	芯片和框架连接部	芯片分离、 芯片裂纹	开路、短路、 工作不稳定、热阻增大
引线键合	引线键合部 引脚	键合分离、 键合位置错位、 键合部损伤、 断线、线松弛、 线和线接触	开路、 短路、 电阻增大
封装	树脂 密封气体	气孔、未注入 浸水、剥离、表面污染 密封性、密封气体不纯、异物	开路、短路、 泄漏电流增大
输入/输出引脚	静电、电涌 过电压、过电流	扩散接合破坏、氧化膜破坏、 金属化破坏	开路、短路、 泄漏电流增大

芯片
失效模式

封装
失效模式

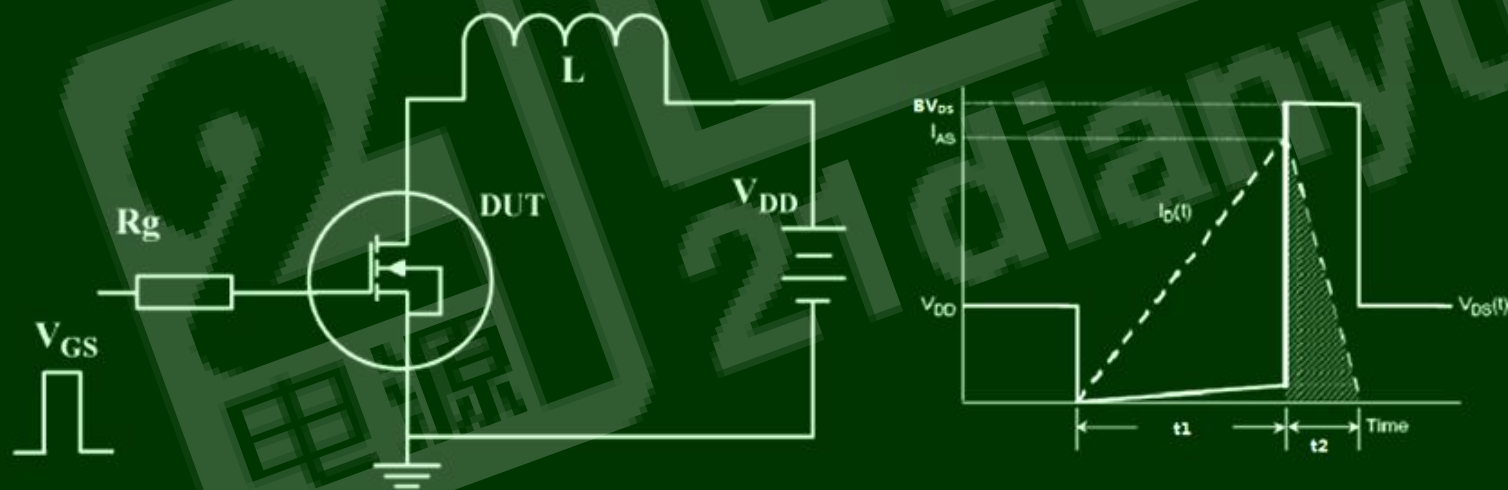
MOS器件的安全工作区 (SOA)



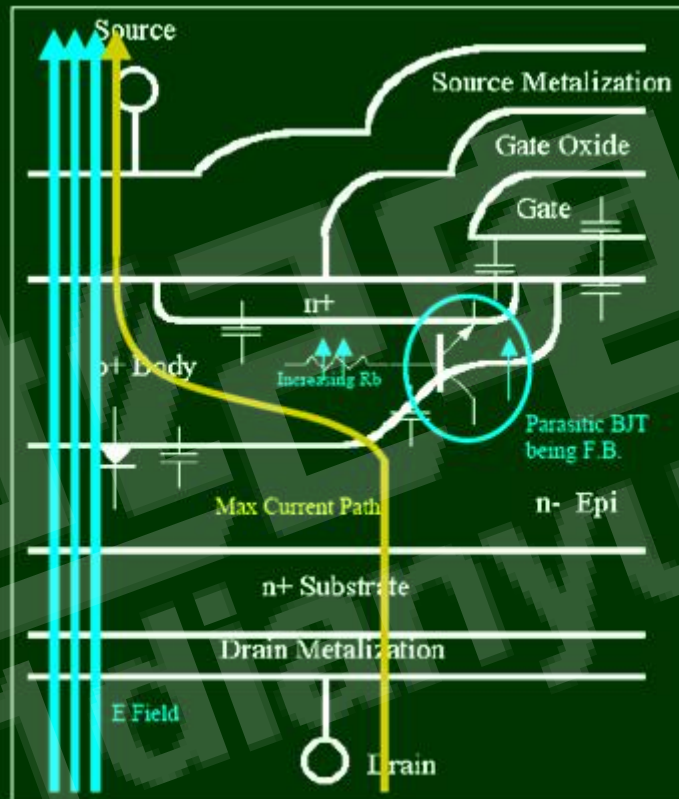
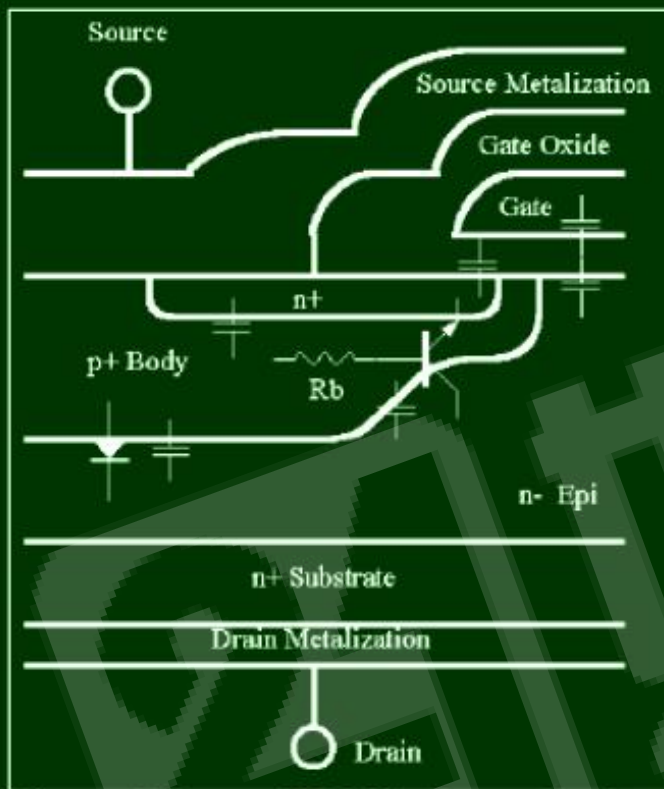
功率MOSFET的安全工作区是以其工作电压 V_{ds} 为横轴, 漏源极电流 I_{ds} 为纵轴, 再与最大击穿电压、最大允许功耗、最大允许漏极电流及低压侧的导通电阻等曲线所围成的区域。在进行电路和器件参数的选择设计时, 必须使器件的工作电流电压的轨迹落入安全工作区内, 超出安全工作区, 就有可能导致器件的损坏。

MOS器件的UIS耐量

功率器件在动态过程中（如开启、关断、电流电压突变等过程）发生的失效，与在静态过程中的失效相比，失效率高，失效机理也更加复杂。而非箝位感性负载下的开关过程（Unclamped Inductive Switching, UIS）通常被认为是功率MOS在系统应用中所能遭遇的最极端电热应力情况。因为在回路导通时存储在电感中的能量必须在关断瞬间全部由功率器件释放，同时施加于功率器件的高电压和大电流极易造成器件失效。



MOS器件的UIS失效机理



对器件来说，UIS失效带来的损伤通常是不可修复的。

Absolute Maximum Ratings
Pre-Irradiation

	Parameter		Units
I_D @ $V_{GS} = 12V, T_C = 25^\circ C$	Continuous Drain Current	22*	A
I_D @ $V_{GS} = 12V, T_C = 100^\circ C$	Continuous Drain Current	16	
I_{DM}	Pulsed Drain Current ①	88	
P_D @ $T_C = 25^\circ C$	Max. Power Dissipation	75	W
	Linear Derating Factor	0.6	W/°C
V_{GS}	Gate-to-Source Voltage	±20	V
EAS	Single Pulse Avalanche Energy ②	70	mJ
I_{AR}	Avalanche Current ①	22	A
EAR	Repetitive Avalanche Energy ①	7.5	mJ
dv/dt	Peak Diode Recovery dv/dt ③	1.4	V/ns
T_J	Operating Junction	-55 to 150	°C
T_{STG}	Storage Temperature Range		
	Pckg. Mounting Surface Temp.	300 (for 5s)	
	Weight	1.0 (Typical)	g

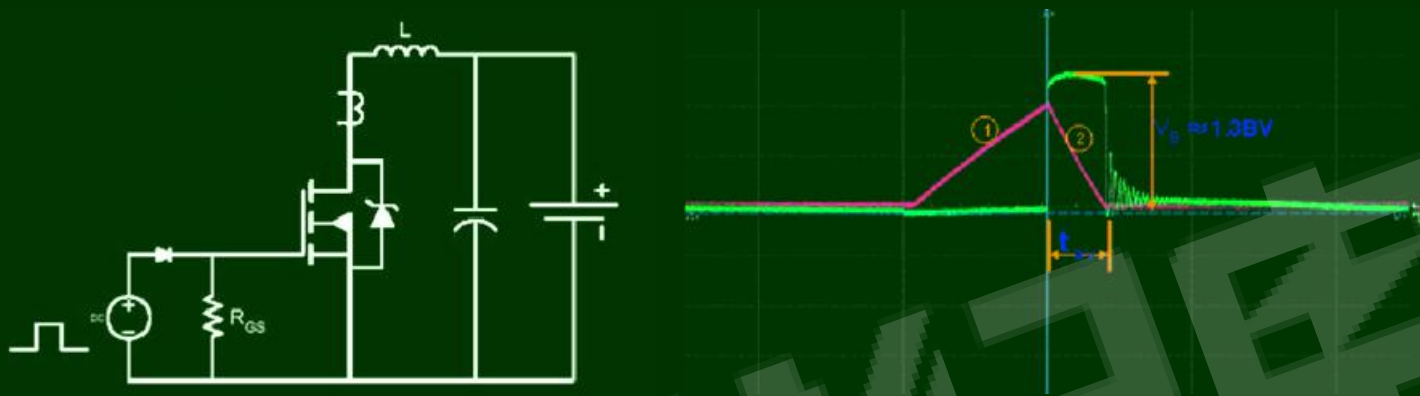


EAS与EAR的比较

EAS: Single Avalanche Energy表示器件受到大于额定 V_{DS} 后雪崩击穿而流过大电流期间所能忍受的最大能量，简单的说就是一次可以流通的雪崩电流与时间的乘积。EAS愈大，表示器件愈强壮，可靠度较佳。

EAR (repetitive) multi-pulse UIS测试是很多个single-pulse UIS测试的总合。由于实际的生产中，实际的电感都比较小，又频繁开关，所以器件容易发热，结温的上升，容易导致器件的击穿，这种情况在single-pulse UIS测试中是没有办法检测的，只有用multi-pulse UIS测试才能进行筛选。一般认为器件能够承受100K次multi-pulse UIS冲击而不发生失效，这颗产品的UIS能力是合格的。

MOS器件的UIS测试



1. MOSFET处于关断状态，电感L中没有储存能量。
2. 栅极加适当的电压脉冲，MOSFET导通后电压源将对电感充电

$$L \frac{di}{dt} = V_{dd} - I * R_{ds} \approx V_{dd} \rightarrow \frac{di}{dt} = \frac{V_{dd}}{L} \quad \textcircled{1}$$

3. 电压脉冲终止，MOSFET关断，电感将储存的电量释放给MOSFET。MOSFET的反偏体二极管由于瞬间不断增大的场强而发生雪崩击穿。VB是发生UIS雪崩击穿时的瞬间实际电压值。

$$L \frac{di}{dt} = V_B - V_{dd} \rightarrow \frac{di}{dt} = \frac{V_B - V_{dd}}{L} \rightarrow t_{av} = \frac{L * I}{V_B - V_{dd}} \quad \textcircled{2}$$



MOS器件的UIS实测波形

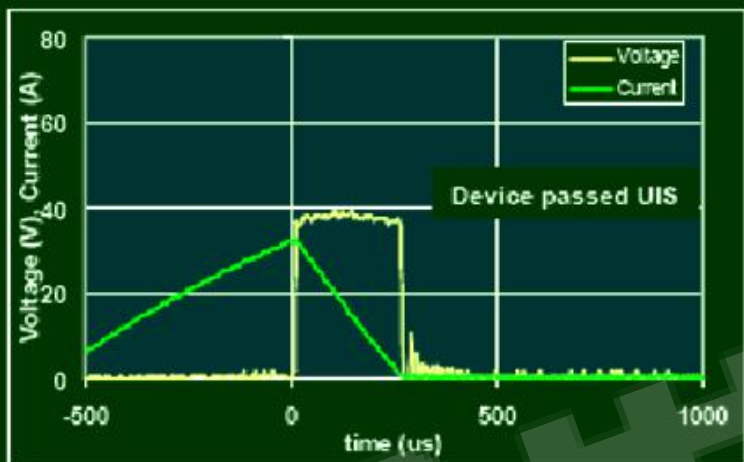


图 2.8 实际产品通过 UIS 测试时的 ID 和 VDS

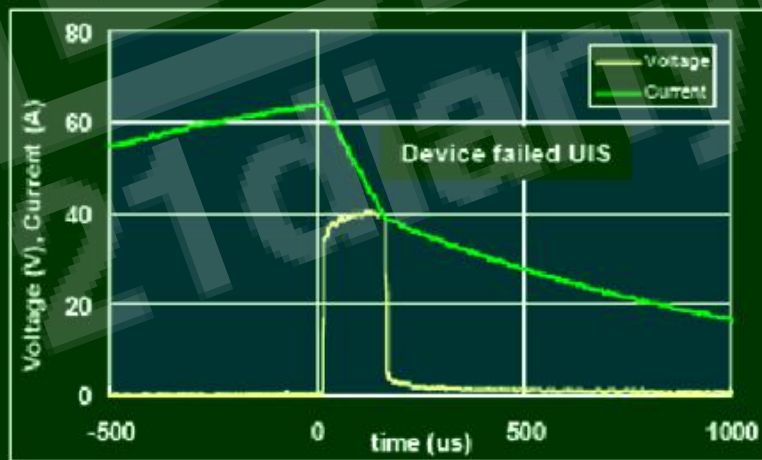


图 2.9 实际产品没通过 UIS 测试时的 ID 和 VDS



UIS失效案例

电流烧毁

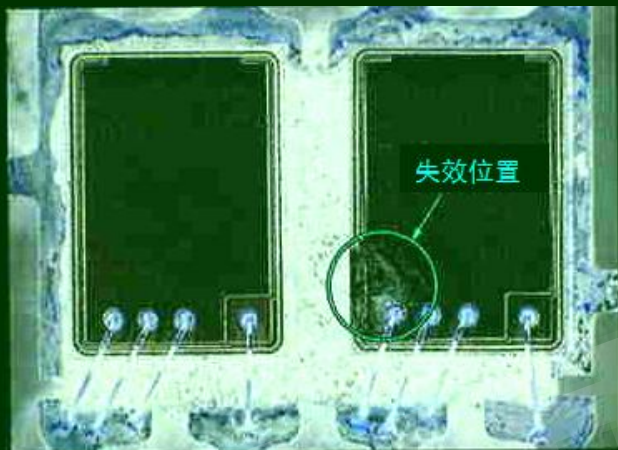


图1. 60V VDMOS
(VDD=20V,L=5mH,IAP=9.4A烧毁)

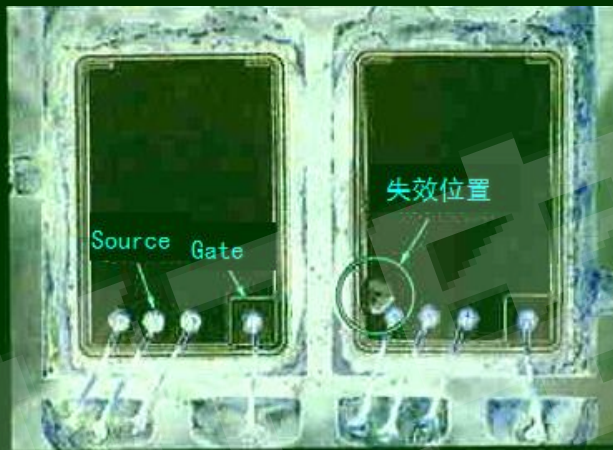
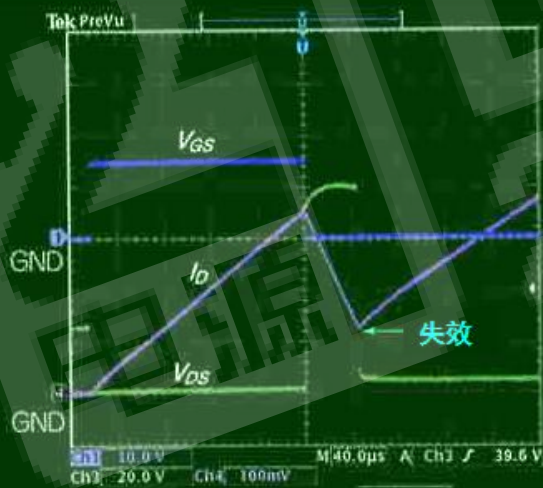


图2. 60V VDMOS
(VDD=20V,L=100uH,IAP=36A烧毁)

功率烧毁



第三章：半导体器件的热效应及封装可靠性

- 3.1 半导体器件热阻的定义及测试方法
- 3.2 热阻测试在失效分析的应用
- 3.3 热应力仿真在封装中的应用

3.1 半导体器件热阻的定义及测试方法

3.1.1 半导体器件的热失效和热传递

3.1.2 功率半导体器件的热阻的定义

3.1.3 功率半导体器件的热阻测试

3.1.1 半导体的过热失效

据统计, 电子元器件的失效有55%是与温度相关的, 而且工作温度每上升 10°C , 器件损坏的概率增大接近两倍。

热失效



- 安全性:** 器件在发热量很高的情况下, 会冒烟甚至着火;
- 可靠性:** 器件故障发生率增加, 电子产品的寿命缩短;
- 电性能:** 芯片工作能力下降, 不能正常工作, 甚至直接损坏。

获得器件结温的准确信息、封装载体各成分热阻, 对提高器件工作性能、可靠性, 改善封装热设计就变的非常重要。

衡量器件散热能力最重要的参数 “热阻”



热的产生和传递

热的产生

半导体器件在静态和动态工作中，均有能量损耗。这种损耗一般以热的形式产生于PN结处、沟道内或接触势垒区以及集成电路中的扩散电阻或薄膜电阻上。

热量的传递

热传递指能量从高温物体向低温物体转移的过程，是能量转移的一种方式。

器件有源区的热量引起其相对于芯片其他部位和周围介质间的温度差，据热力学第二定律，有温差便有热量的传递。这种传递的基本方式是辐射、对流和传导

1. 热辐射：发热的物体，通过电磁波来传递能量的过程。

$$Q = \varepsilon_t \sigma T^4$$

Q ：单位时间、从单位半导体芯片表面积上所发出的辐射能

ε_t ：半导体芯片表面黑度，0.2-0.6

σ ：斯蒂芬-波尔兹曼常数， $5.67 \times 10^{-8} \text{W/m}^2\text{K}^4$

T ：绝对温度 (K)

※半导体芯片温度一般在500K以下，依靠辐射散出的热量很小，故热辐射散热可以忽略不计

2. 对流：指流体各部分之间，发生相对位移时所引起的热量传递过程。

【空封器件】管壳内部的气体对流传热很微小；

【塑封器件】由于管芯和塑封料直接接触，芯片周围没有流体，不可能依靠对流传热。

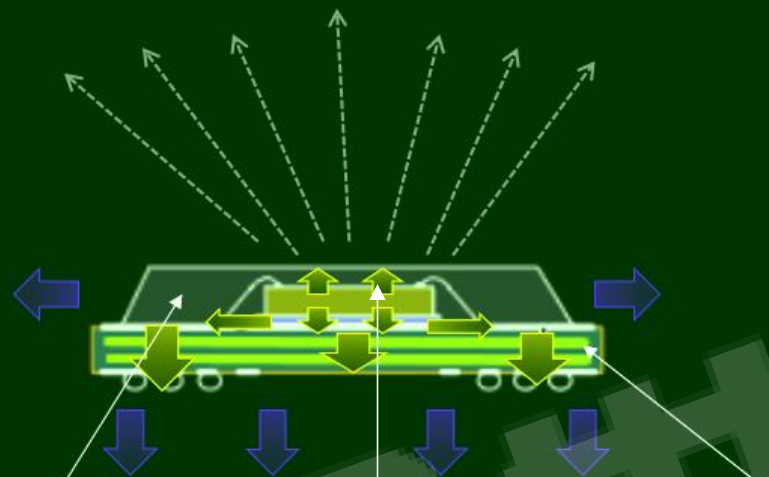
※半导体器件外部，管壳或散热片在空气中的传热主要是对流和辐射

3. 热传导：热量从芯片的有源区传到管壳的过程。

半导体导热介于金属和绝缘体之间，兼有晶格导热及载流子导热两种机构。但从对导热率的贡献来看，则主要是晶格导热。

物质名称	热导率 (W/cm · °C)	物质名称	热导率 (W/cm · °C)
空气	2.5×10^{-4}	锗	6.4×10^{-1}
水	6.0×10^{-3}	硅	1.46
聚四氟乙烯	4.7×10^{-2}	铁	7.3×10^{-1}
氧化铝	1.8×10^{-1}	铜	3.92
砷化镓	4.6×10^{-1}	铝	2.26
锡	6.7×10^{-1}	铅	3.5×10^{-1}

IC的三种热传递方法



-----> **热辐射**
IC芯片产生的热，以电磁波的方式向外传热。

➡ **对流**
IC芯片产生的热，通过管壳传递给周围的空气，受热的空气通过流动将热传递出去。

➡ **热传导**
IC芯片通过晶格振动，电子的自由运动将产生的热传递到管壳外。

- Package对热传递的影响**
- ◆封装材料
 - ◆封装构造
 - ◆封装尺寸
 - ◆Heat Spreader

- 使用环境对热传递的影响**
- ◆冷却条件
 - ◆实装基板的构造
 - ◆实装密度
 - ◆周围空气温度

- 芯片对热传递的影响**
- ◆芯片面积
 - ◆热分布
 - ◆功率损耗

3.1.2 热阻的定义

热阻是用于衡量**热量**在热流路径上遇到的阻力，反映介质或介质间的传热能力的大小，表明了1W热量所引起的温升大小，单位 $^{\circ}\text{C}/\text{W}$ 或 K/W

热量：功率器件的发热功率，可通过印加电流和电压测量

温升：可通过温度传感器或ETM法测量

$$R_{th_{j-c}} = \frac{(T_j - T_c)}{P} \quad R_{th_{j-a}} = \frac{(T_j - T_a)}{P}$$

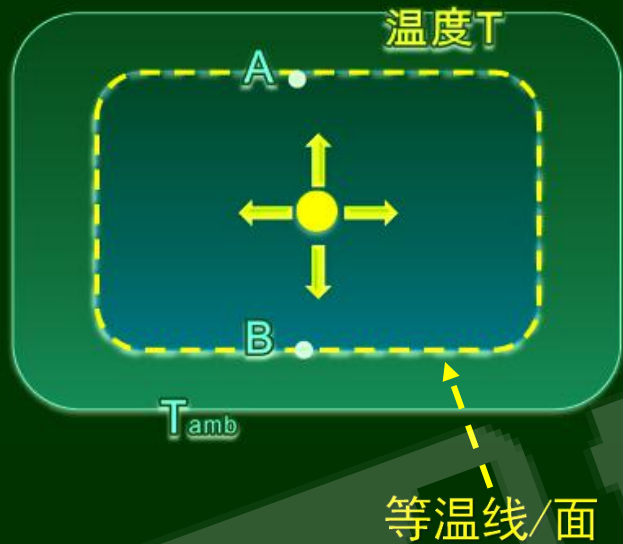
T_j : 结温 ($^{\circ}\text{C}$) T_c : 管壳温度 ($^{\circ}\text{C}$) P : 加在器件两端的功率 (W)

热阻的测试



$$R_{th} = \frac{\Delta T}{P} = \frac{T - T_A}{P}$$

二维空间热阻



热阻不是以“热源→ A or B的热阻”来定义的

$$R_{th_A} = \frac{T - T_A}{P} \quad \times$$

该计算方程式中使用的热功率P是热源的**总发热功率**，但这些热量向所有方向发散。如果要技术 R_{th_A} ，就必须使用仅仅“通向A处”的热量进行计算。

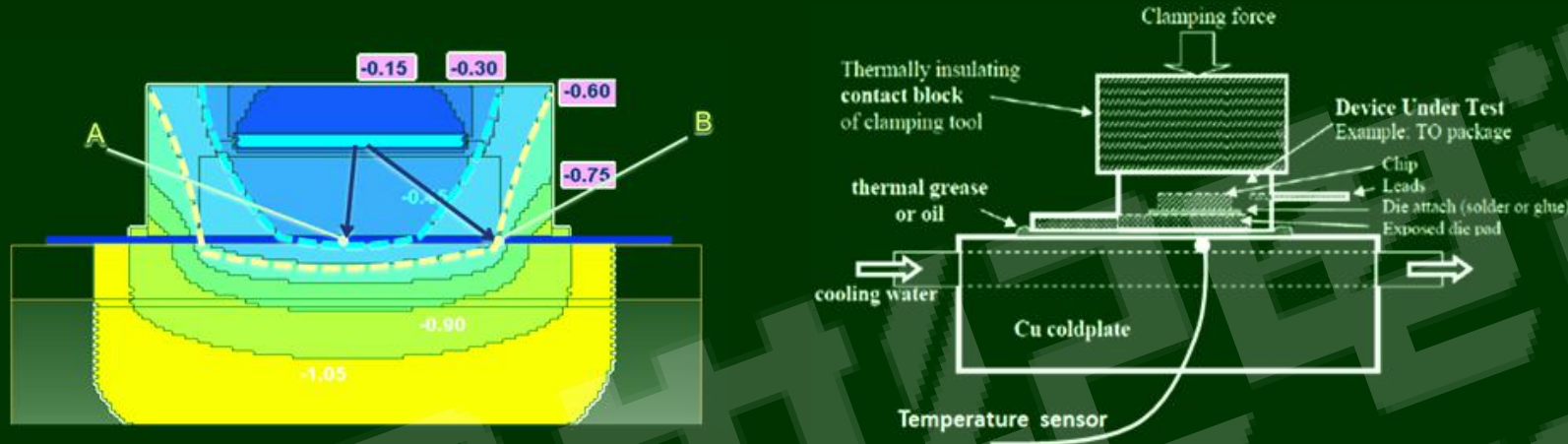
目前实际可以进行精确测量的只有
总发热功率 ($I \times V$)



$$R_{th_{等温}} = \frac{T_{src} - T_{A等温}}{P_{total}}$$

使用**总发热功率**计算的热阻，严格的说应该是“**热源 到 等温线/面**”的热阻

3.1.1 功率半导体的热阻测试



产品手册中的热阻值：
$$R_{th_{j-c}} = \frac{(T_j - T_c)}{P}$$

功率器件的产品手册（datasheet）中标明的 $R_{th_{j-c}}$ “结到壳热阻”是器件散热性能的关键指标。但实际工作情况下壳温度存在一定分布，通常中心温度高于边缘温度，这就会造成结壳热阻测量结果的不确定性。



热阻在产品Datasheet中的描述

DESCRIPTION

The NP110N055PUG is N-channel MOS Field Effect Transistor designed for high current switching applications.

ORDERING INFORMATION

PART NUMBER	PACKAGE
NP110N055PUG	TO-263 (MP-25ZP)

FEATURES

- Channel temperature 175 degree rating
- Super low on-state resistance
 $R_{DS(on)} = 2.4\text{ m}\Omega\text{ MAX. (}V_{GS} = 10\text{ V, }I_D = 55\text{ A)}$
- Low C_{iss} : $C_{iss} = 17100\text{ pF TYP.}$

ABSOLUTE MAXIMUM RATINGS ($T_A = 25^\circ\text{C}$)

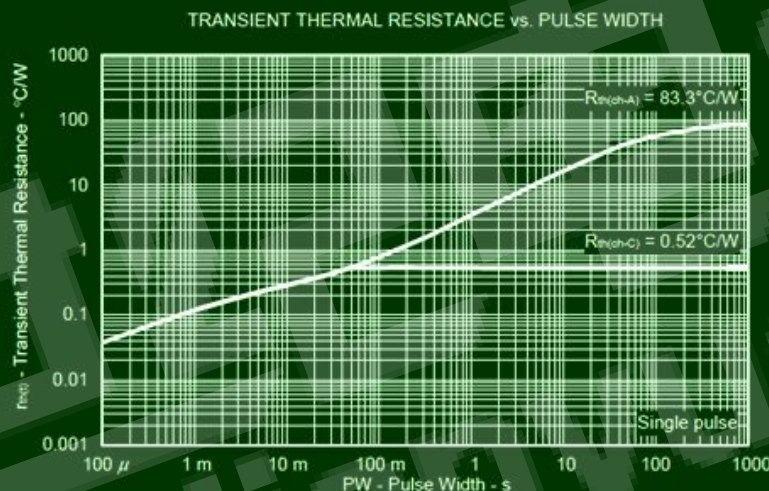
Drain to Source Voltage ($V_{GS} = 0\text{ V}$)	V_{DS}	55	V
Gate to Source Voltage ($V_{DS} = 0\text{ V}$)	V_{GS}	± 20	V
Drain Current (DC) ($T_C = 25^\circ\text{C}$)	$I_{D(DC)}$	± 110	A
Drain Current (pulse) ^{Note1}	$I_{D(pulse)}$	± 440	A
Total Power Dissipation ($T_A = 25^\circ\text{C}$)	P_{T1}	1.8	W
Total Power Dissipation ($T_C = 25^\circ\text{C}$)	P_{T2}	288	W
Channel Temperature	T_{ch}	175	$^\circ\text{C}$
Storage Temperature	T_{stg}	-55 to +175	$^\circ\text{C}$
Repetitive Avalanche Current ^{Note2}	I_{AR}	66	A
Repetitive Avalanche Energy ^{Note2}	E_{AR}	435	mJ

Notes 1. $PW \leq 10\ \mu\text{s}$, Duty Cycle $\leq 1\%$

2. $T_{ch} \leq 150^\circ\text{C}$, $V_{DS} = 28\text{ V}$, $R_{\theta} = 25\ \Omega$, $V_{GS} = 20 \rightarrow 0\text{ V}$

THERMAL RESISTANCE

Channel to Case Thermal Resistance	$R_{\theta(ch-c)}$	0.52	$^\circ\text{C/W}$
Channel to Ambient Thermal Resistance	$R_{\theta(ch-a)}$	83.3	$^\circ\text{C/W}$



瞬态热阻抗是非稳态时的热阻，即器件在通电流加热或断电流冷却过程中未达到热平衡前的热阻。在这个过程中热阻并不是常数，而是随时间变化的，至热平衡时达到最大值并与**稳态热阻**相等。瞬态热阻抗可用于计算开通、关断、浪涌等瞬态时的结温、功耗或负载能力。

测试方法的国际标准化



JEDEC (Joint Council) 一个巨组织，设立于19 (EIA)

JEDEC (Joint Electron Device Engineering Council) : 是一个国际化的半导体部件规格标准化组织，设立于1958年，从属于美国电子工业会 (EIA)

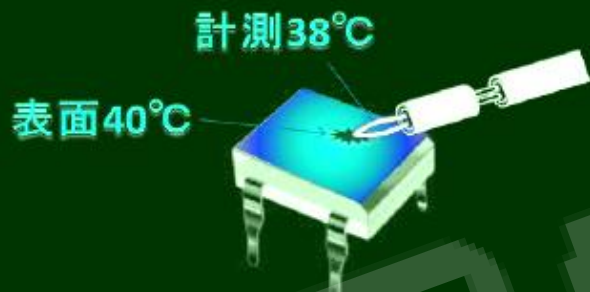
JESD51系列

JESD51系列包含了所有热测试相关标准

- 规格化电子部件的**结温测试方法**，规定了2种瞬态热测试的方法；
- 瞬态热阻的规格，推荐了冷却测试法为标准方法
- 正式认定了**结构函数分析法**；
- 专门为功率LED制定了热测试标准

结温测试方法

■ 热电偶温度测试

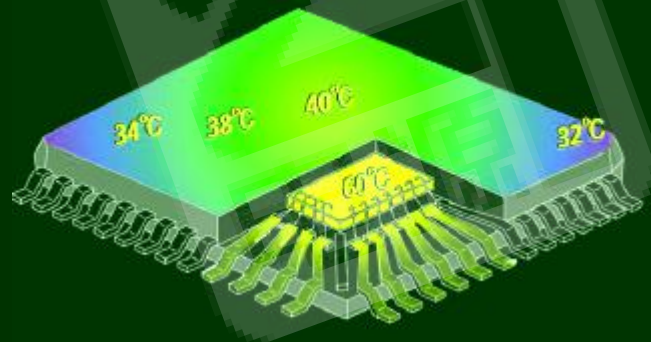


➤ 测试精度问题

- (1) 热电偶与样品表面接触热阻导致误差
- (2) 通过热电偶的热漏影响测试精度
- (3) 封装表面存在温度分布，造成测试误差
- (4) 热辐射的散射影响精度

➤ 内部结温不可测的问题

■ 热成像仪温度测试



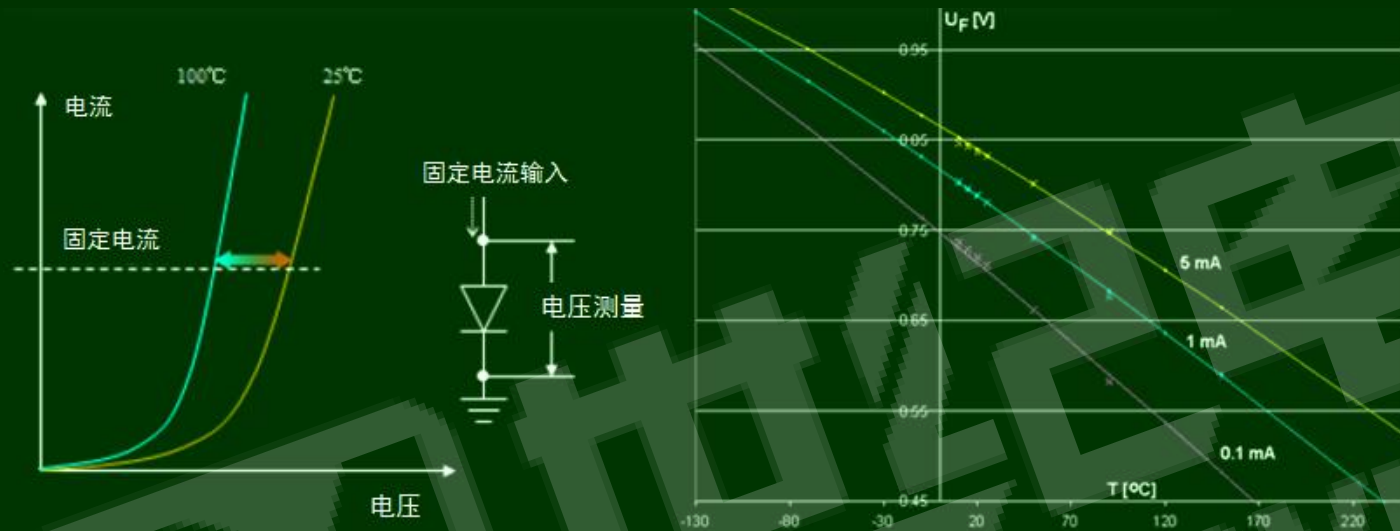


结温测试方法 ———— 热敏参数测试法

热敏参数法是非破坏性测量各种半导体器件热阻的基本方法。

- 关键：热敏参数的选择和正确的测量，作为测量所用的热敏参数必须是温度的单值线性函数，而且参数稳定，易于测量。
- 常用热敏参数的选择：
 - 硅双极性晶体管：发射极正向压降 V_{EBF} 或集电结正向压降 V_{CBF}
 - 硅功率MOSFET：寄生二极管的正向压降 V_f
 - GaAs FET：肖特基势垒正向压降 V_f
 - LSI：选择一个容易测量的二极管正向压降
- 测量程序分两步：
 - ① 热敏参数温度系数 K 的测试；
 - ② 热阻 R_{thj-c} 的测试。

热阻测试——— 温度系数K的测量



$$\Delta T_j = K \times \Delta TSP$$

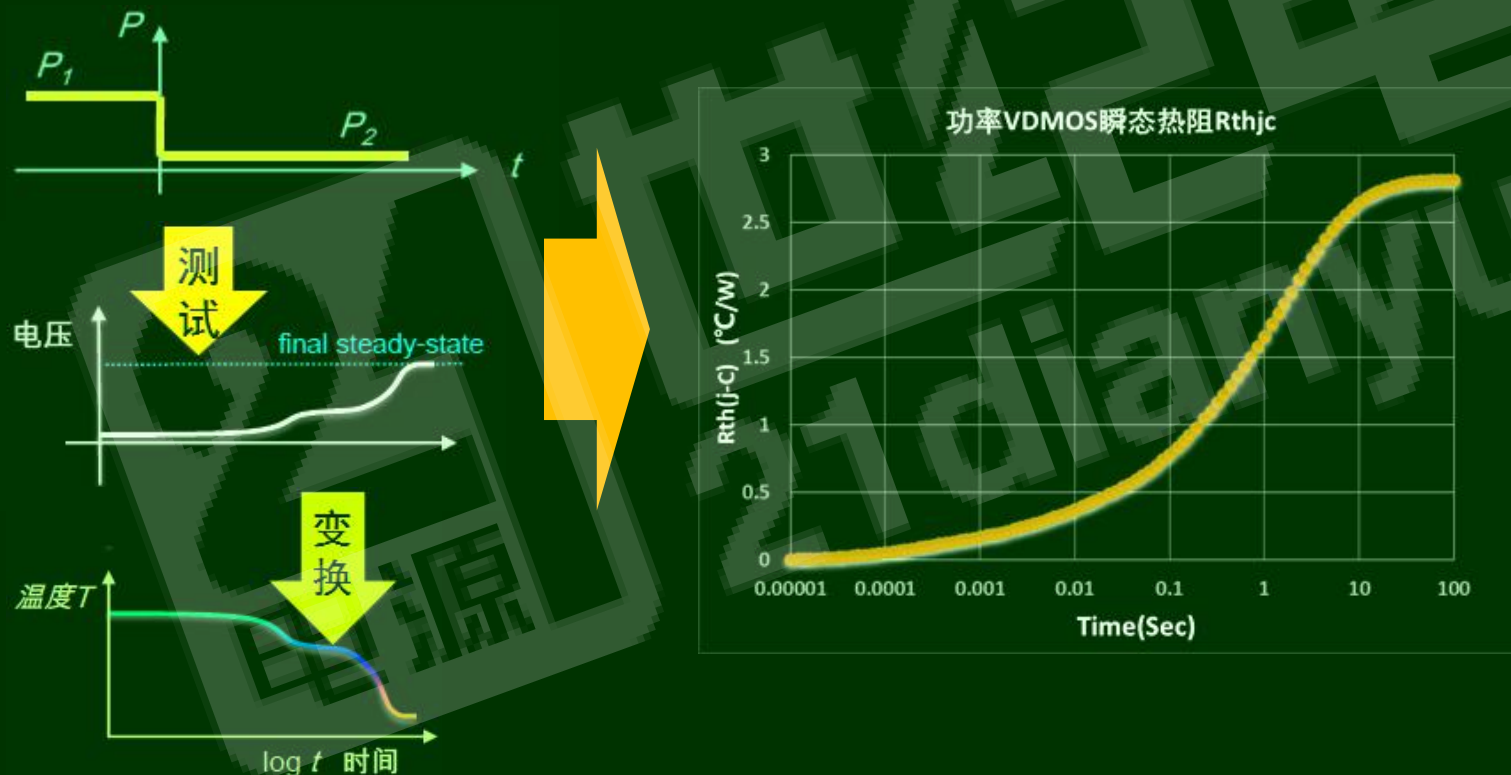
ΔT_j : 器件结温的变化值【°C】

K : 热敏参数随温度变化的斜率【°C/mV】

ΔTSP : 变化温度下的热敏参数值【mV】

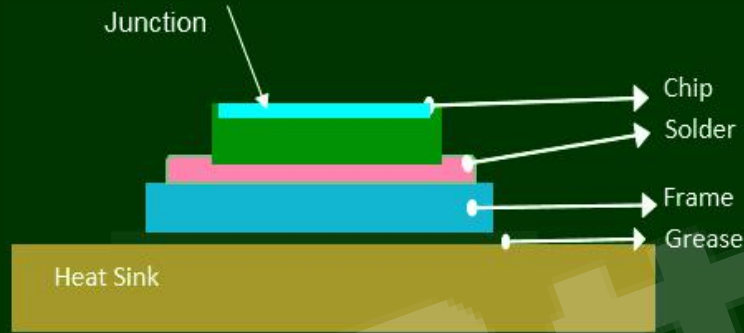
热阻测试——瞬态热阻测试原理

1. 引入恒定大电流使结温升高，样品处于热平衡状态
2. 将加热电流快速切换的测试电流 ($mV/\mu s$)
3. 电流切换后，对热敏电压连续采用，直到热平衡状态
4. 使用温度系数K将热敏电压换算成温度数据

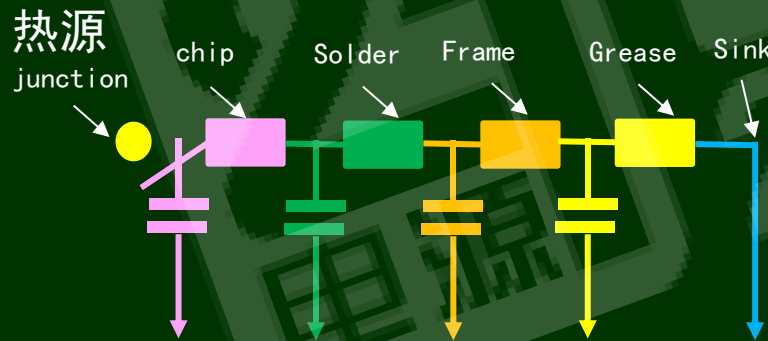


热阻测试——结构函数的导出

- ◆ **构造函数法 (Structure Function)** : 对瞬态加热响应曲线测试数据做结构函数变换, 以确定芯片产生的热量由内部向管壳外传导途径不同材料的热阻热容



测试得到的瞬态热响应变换成1次元的热容热阻模型



热容 C_{Σ}

结构函数变换



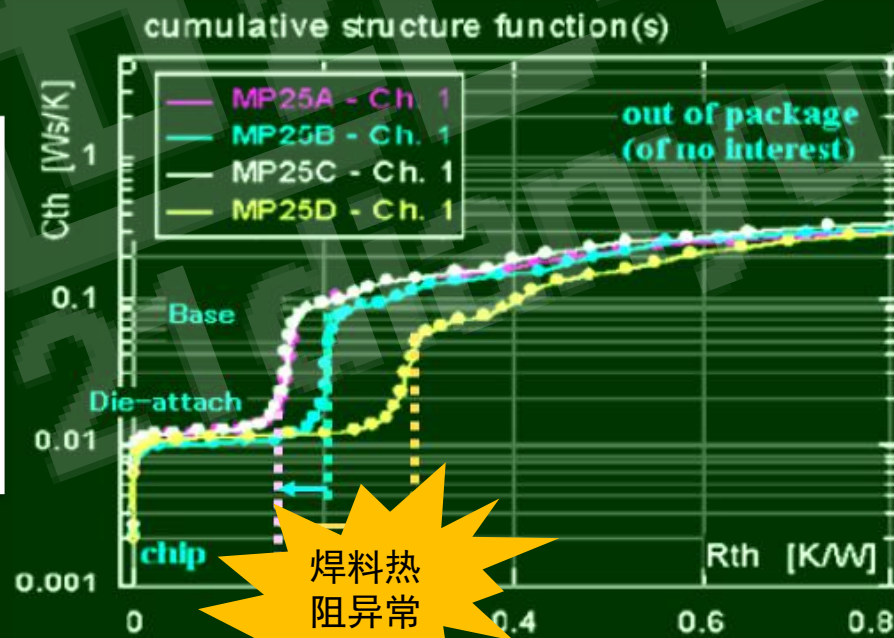
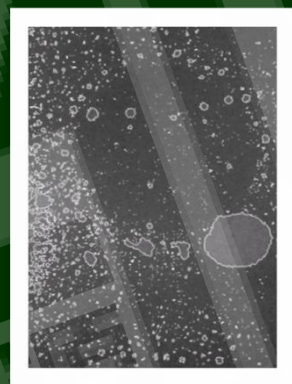
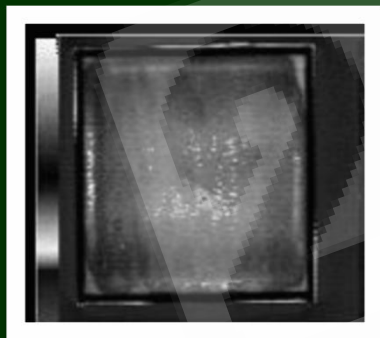
热结构的可视化

3.2 热阻测试在失效分析中的应用

(1) 热失效分析——封装缺陷分析

焊料空洞带来的失效问题：

- 空洞的存在将影响焊接的机械性能、强度、延展性。
- 空洞的增长会使空洞结合在一起形成延伸性的裂缝，甚至断裂。
- 空洞还会导致局部过热

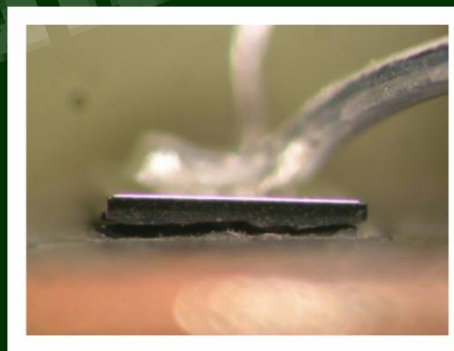
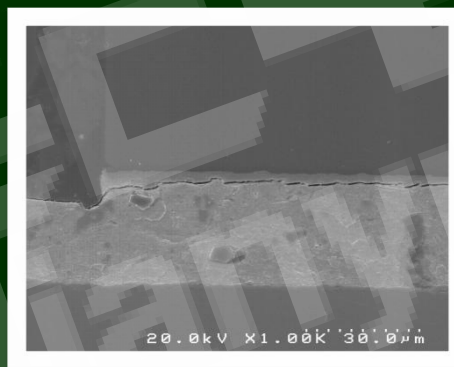


(2) 热失效分析——— 可靠性试验失效分析

对封装产品的可靠性评价常用的方法有两种

1. **温度循环实验 (TC)**：评价在封装内的芯片自身温度变化对器件特性的影响。
2. **功率循环实验 (PoC)**：外界环境冷热温度变化对器件特性的影响。

一定循环次数后，通常会测量该器件的热阻，通过热阻的变化来判断器件内部是否有损伤。





(3) 热失效分析----- 应用分析及工艺改善

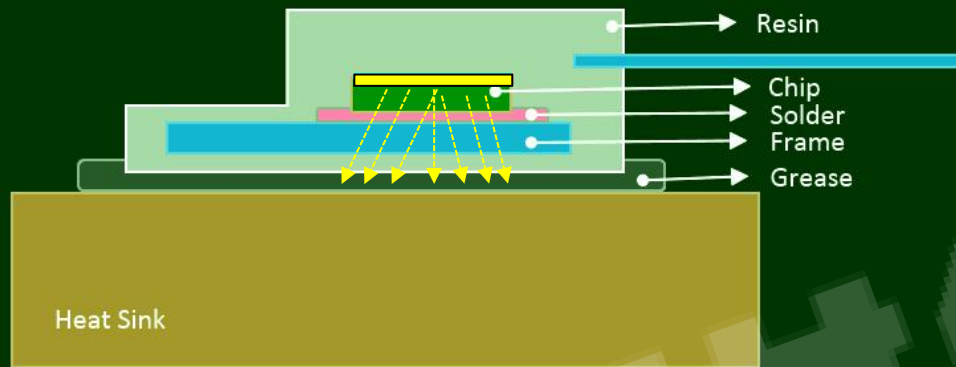
测试分析样管：

试样：型号4N65（650V/4A），T0-220AB封装的VDMOS器件在应用中的温升要比正常值高出约30°C；

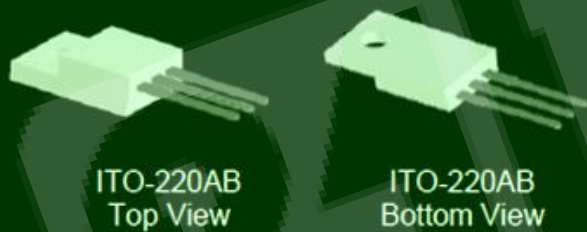
分析方法：选择相同工艺流片、四种不同芯片面积、同批次T0-220AB封装的器件作为样本，进行热阻特性曲线的测试和比较，然后采用结构函数分析方法对封装整体的主要热阻成分 $R_{th}(chip)$ 、 $R_{th}(solder)$ 、 $R_{th}(L/F)$ 、 $R_{th}(resin)$ 定量解析，进而判明封装各热阻成分所占比例及对器件封装整体热阻的影响。

器件型号	芯片尺寸 (mm×mm)	栅Pad尺寸 (mm×mm)	芯片有源区面积 (mm ²)
4N65	2.524×2.524	0.32×0.46	5.826
7N65	3.304×3.148	0.32×0.46	9.744
10N65	4.129×3.820	0.32×0.46	14.996
12N65	4.579×4.000	0.32×0.46	17.489

热阻测试在热失效分析中的应用



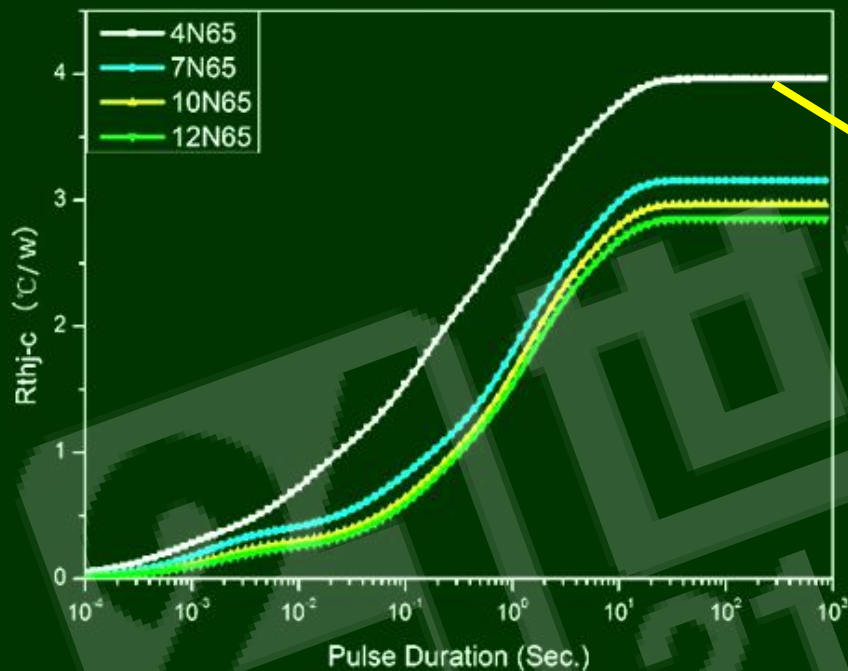
ITO-220AB封装的VDMOS器件，芯片表面有源区工作产生的热量依次通过 芯片 (chip)，焊料 (solder)，铜框架 (Lead/frame)，树脂 (resin) 以热传导的方式传递到管壳外，因此热阻 R_{thj-c} 实际上也是由这四种不同材料的热阻组成的。



$$R_{thj-c} = R_{th}(\text{chip}) + R_{th}(\text{solder}) + R_{th}(L/F) + R_{th}(\text{resin})$$

Rthj-c瞬态加热响应曲线的测试

Rthj-c瞬态加热响应曲线



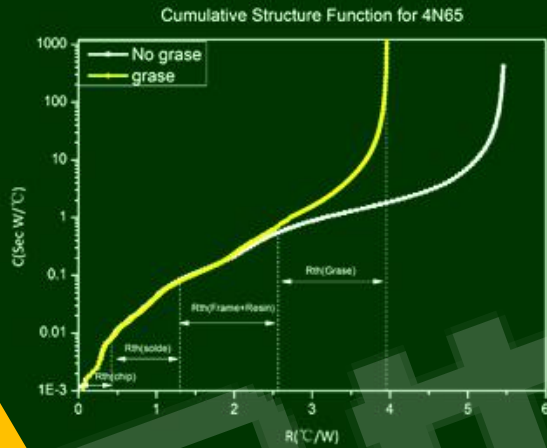
4N65瞬态加热响应曲线异常

随着芯片面积增大而变小，芯片面积的大小对器件封装整体的Rthj-c值有明显的贡献。

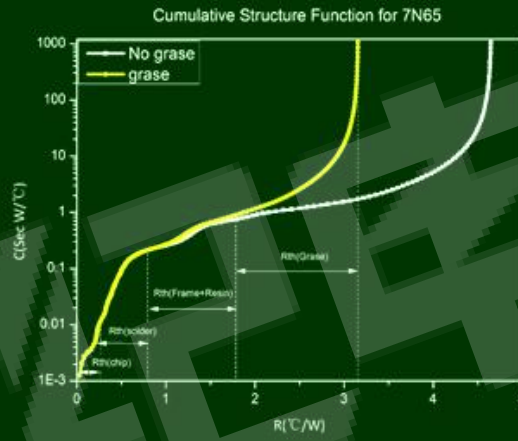
样管热阻-热容曲线的测试

结构函数变换

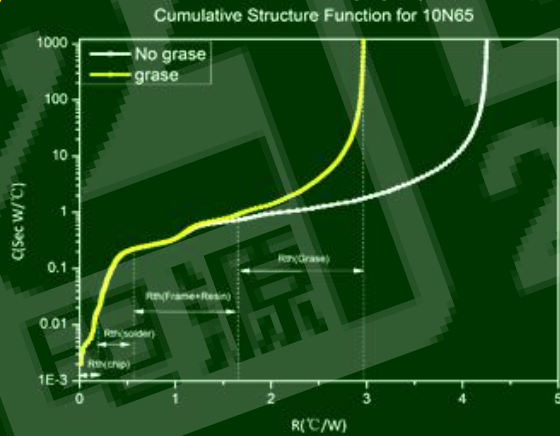
4N65 C-R曲线



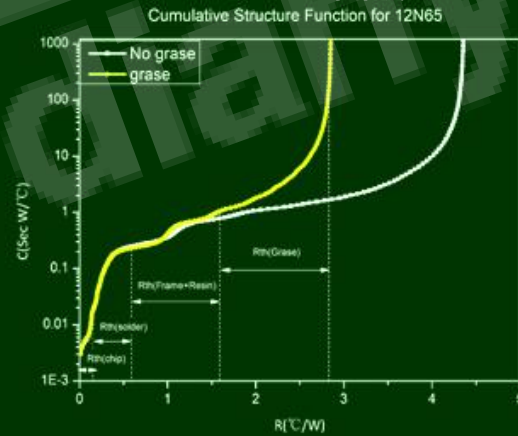
7N65 C-R曲线



10N65 C-R曲线



12N65 C-R曲线



样管的热阻各成分分析结果

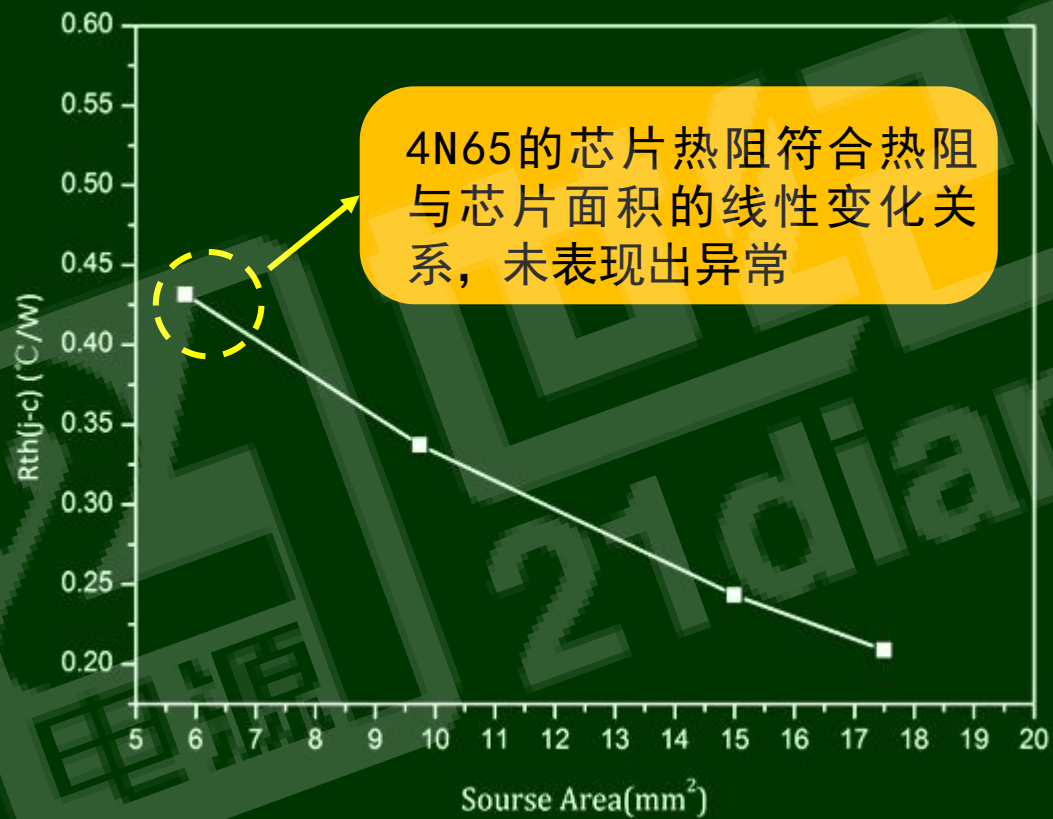
通过测试瞬态加热响应曲线，对其采集到的数据做结构函数变换，确定芯片产生的热量由Junction向管壳外传导途径芯片，焊锡，框架和树脂这四种材料的热阻值。

	4N65	7N65	10N65	12N65
Rth(chip)	0.4317	0.3373	0.2433	0.2088
Rth(solder)	0.8811	0.4408	0.4412	0.4721
Rth(frame+resin)	1.3010	1.0055	0.9106	0.9361
Rth(grase)	1.3390	1.3725	1.3074	1.2342
Rth-jc	3.9528	3.1561	2.9025	2.8512

单位：°C/W

芯片的 R_{thj-c} 分析

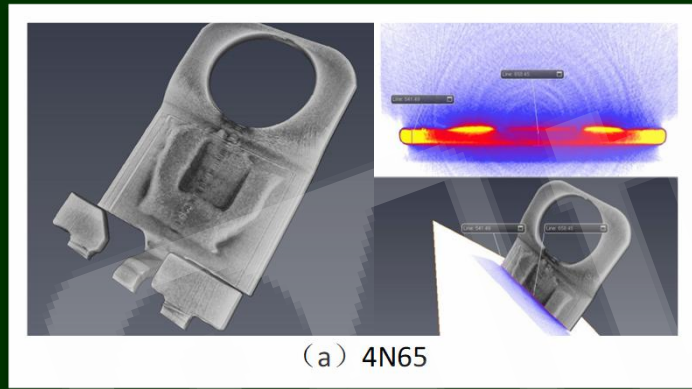
影响芯片热阻的主要因素是芯片的有源区面积大小，随着芯片有源区面积的增大，芯片的热阻值逐渐减小，近似成一种线性关系。



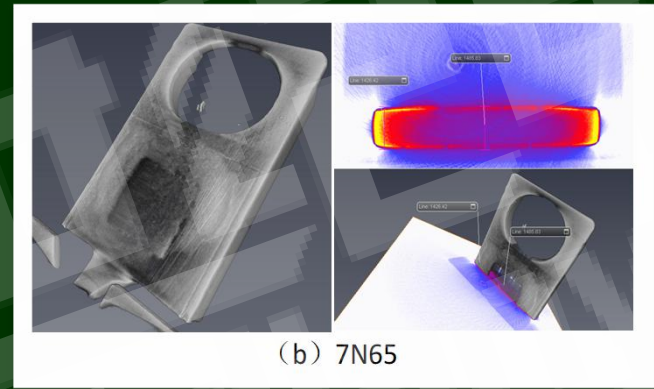
焊料的Rthj-c分析1

焊料对器件Rthj-c的影响主要因素：

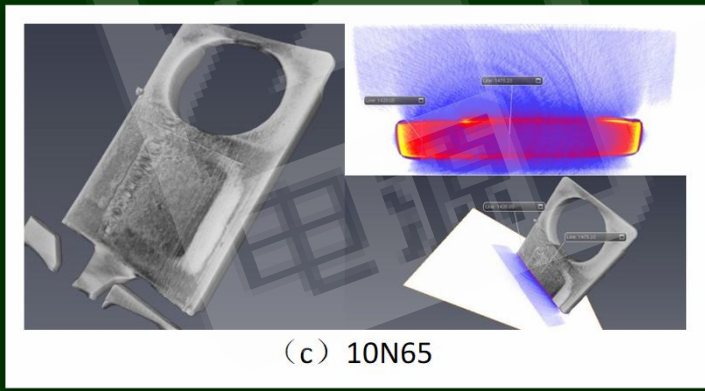
- (1) 焊料量造成焊料厚度及延展面积的变化
- (2) 芯片与焊料接触造成的空洞大小及比例的变化



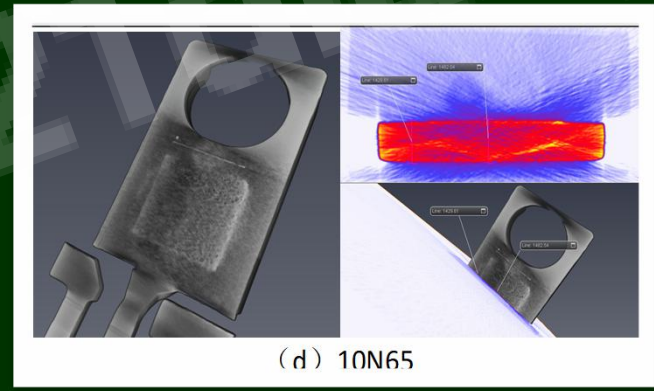
(a) 4N65



(b) 7N65



(c) 10N65



(d) 10N65

焊料的Rthj-c分析2

器件型号	焊料厚度 (μm) / Rth(solder) ($^{\circ}\text{C}/\text{W}$)
4N65	117.0 / 0.8811
7N65	59.6 / 0.4408
10N65	47.1 / 0.4412
12N65	52.9 / 0.4721

- ◆ 空洞情况正常
- ◆ 4N65的焊料厚度及延展异常：与芯片直接接触处焊料厚度是其它三种样本厚度的两倍以上，导致焊料热阻Rth(solder)增大约2倍。

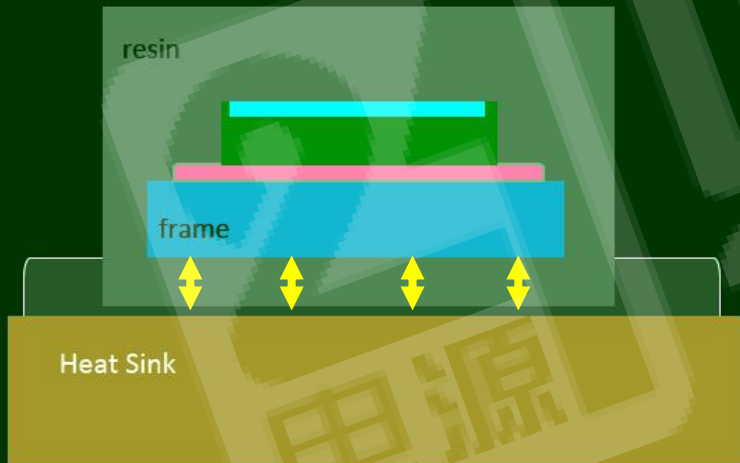
实际应用温升计算： $V_{gs}=10\text{V}$ ， $I_d=3\text{A}$ ， $R_{ds(on)}=2.08\Omega$ 下

由于焊料厚度的异常增加就会使器件温升多 增加7.5 $^{\circ}\text{C}$

框架及树脂的 R_{thj-c} 分析

	4N65	7N65	10N65	12N65
框架厚度 (μm)	541.5	1426.4	1428.1	1429.6
$R_{th}(\text{frame}+\text{resin})$ ($^{\circ}\text{C}/\text{W}$)	1.3010	1.0055	0.9106	0.9361

- ◆ 4N65框架+树脂热阻在 $1.3^{\circ}\text{C}/\text{W}$ 较其它普通值要高 $0.35^{\circ}\text{C}/\text{W}$
- ◆ 4N65的铜框架的厚度只有其它型号厚度的40%



框架减薄虽可降低成本，但却增大了热在树脂中的传导距离，树脂的热导率比铜大很多，造成封装整体热阻增大。

实际应用温升计算： $V_{gs}=10\text{V}$ ， $I_d=3\text{A}$ 下
温升比正常封装约高出 13°C

3.3 热应力仿真在封装中的应用

- 半导体器件封装、应用中的热应力足够大时，通常会导致封装开裂或芯片碎裂，从而导致器件失效。
- 热应力可以是在封装过程中由于环境温度变化和封装材料热失配而产生，也有可能是芯片工作过程中冷热变化而引起。



有限元分析 (FEA, Finite Element Analysis)

- 构建有限元模型
- 划分单元网格
- 处理分析结果

谢谢大家!

